

INSTITUTO FEDERAL DE EDUCAÇÃO, CIÊNCIA E TECNOLOGIA DE
MINAS GERAIS - *CAMPUS* BETIM
BACHARELADO EM ENGENHARIA DE CONTROLE E AUTOMAÇÃO

Victor Hugo Souza Bittencourt

**DESENVOLVIMENTO DE UMA PLATAFORMA DE TOPOLOGIA
FLEXÍVEL PARA ESTUDO DE REDES DE OSCILADORES
QUADRATURA**

Betim
2025

VICTOR HUGO SOUZA BITTENCOURT

**DESENVOLVIMENTO DE UMA PLATAFORMA DE TOPOLOGIA
FLEXÍVEL PARA ESTUDO DE REDES DE OSCILADORES
QUADRATURA**

Trabalho de Conclusão de Curso apresentado à banca examinadora do curso de Engenharia de Controle e Automação do Instituto Federal de Educação, Ciência e Tecnologia de Minas Gerais *Campus* Betim, como parte dos requisitos para obtenção do título de Bacharel em Engenharia de Controle e Automação.

Orientador: Prof. Dr. Leandro Freitas de Abreu

Betim
2025

FICHA CATALOGRÁFICA

B624d Bittencourt, Victor Hugo Souza

Desenvolvimento de uma plataforma de topologia flexível para estudo de redes de osciladores quadratura / Victor Hugo Souza Bittencourt. – 2025.

53 f.: il.

Trabalho de conclusão de curso (Bacharelado em Engenharia de Controle e Automação) - Instituto Federal de Educação, Ciência e Tecnologia de Minas Gerais, Campus Betim, 2025.

Orientação: Prof. Dr. Leandro Freitas de Abreu

1. Redes de osciladores. 2. Microcontroladores. 3. Ajuste automático de topologia. 4. Sincronização. 5. Engenharia de Controle e Automação. I. Bittencourt, Victor Hugo Souza. II. Título.

CDU: 681.51

Ficha catalográfica elaborada pelo Bibliotecário Denísio Pereira Marcos CRB-6/3142

Victor Hugo Souza Bittencourt

**DESENVOLVIMENTO DE UMA PLATAFORMA DE TOPOLOGIA
FLEXÍVEL PARA ESTUDO DE REDES DE OSCILADORES
QUADRATURA**

Trabalho de Conclusão de Curso apresentado à banca examinadora do curso de Engenharia de Controle e Automação do Instituto Federal de Educação, Ciência e Tecnologia de Minas Gerais *Campus* Betim, como parte dos requisitos para obtenção do título de Bacharel em Engenharia de Controle e Automação.

Aprovado em: 20 / 02 / 2025 pela banca examinadora:



Prof. Dr. Leandro Freitas de Abreu (Orientador) - IFMG



Prof.ª Ma. Michelle Mendes Santos - IFMG



Prof. Dr. Leonardo Antonio Borges Torres - UFMG

RESUMO

Este trabalho apresenta o desenvolvimento de uma plataforma para ajuste automático de topologias em redes de osciladores eletrônicos, permitindo a configuração dinâmica das conexões sem necessidade de reconfiguração manual dos circuitos durante os experimentos. Para isso, foi projetado um sistema baseado em um microcontrolador STM32, responsável por controlar chaves analógicas bidirecionais, possibilitando a alteração da estrutura da rede por meio de uma interface gráfica desenvolvida em Python. A interface gráfica permite ao usuário definir a topologia desejada, enviando as configurações para o microcontrolador via comunicação serial USB, que recebe a matriz de acoplamento e traduz as conexões em sinais digitais para ativação ou desativação das chaves eletrônicas. Além disso, o sistema auxilia no ajuste de frequência dos osciladores, garantindo maior precisão na configuração dos experimentos. Foram realizados testes comparativos entre redes ajustadas manualmente e automaticamente para validar a funcionalidade e precisão da plataforma. Os resultados demonstram que o sistema é capaz de configurar corretamente as conexões entre os osciladores, preservando a integridade dos sinais e garantindo fidelidade em diferentes configurações de rede. Além disso, a medição de frequência realizada pelo software foi validada com um osciloscópio, apresentando margens de erro insignificantes, confirmando a precisão do método empregado. Como perspectivas futuras, sugere-se a implementação de um sistema integrado de medição de sinais para captura e análise direta dos dados pelo software, além da inclusão de ajustes automáticos de frequência e força de acoplamento utilizando potenciômetros digitais. A escalabilidade da plataforma também pode ser aprimorada para permitir experimentos com um número maior de osciladores, ampliando sua aplicação no estudo de redes dinâmicas acopladas. Os resultados obtidos indicam que a plataforma desenvolvida contribui significativamente para a realização de experimentos em redes de osciladores, proporcionando maior flexibilidade, precisão e automação no ajuste das configurações experimentais.

Palavras-chave: redes de osciladores; microcontroladores; sincronização; ajuste automático de topologia; oscilador de quadratura.

ABSTRACT

This work presents the development of a platform for the automatic adjustment of topologies in electronic oscillators networks, allowing dynamic configuration of connections without the need for manual circuit reconfiguration during experiments. To achieve this, a system based on an STM32 microcontroller was designed to control bidirectional analog switches, enabling network structure modifications through a graphical interface developed in Python. The graphical interface allows the user to define the desired topology, sending the configurations to the microcontroller via USB serial communication, which receives the coupling matrix and translates the connections into digital signals for activating or deactivating the electronic switches. Additionally, the system assists in adjusting the frequency of the oscillators, ensuring greater precision in experiment configuration. Comparative tests were conducted between manually and automatically adjusted networks to validate the platform's functionality and accuracy. The results demonstrate that the system can correctly configure the connections between the oscillators, preserving signal integrity and ensuring fidelity across different network configurations. Furthermore, the frequency measurement performed by the software was validated using an oscilloscope, showing negligible error margins, which confirms the accuracy of the employed method. As future perspectives, the implementation of an integrated signal measurement system is suggested, allowing direct data acquisition and analysis through the software, along with the inclusion of automatic frequency and coupling strength adjustments using digital potentiometers. The platform's scalability can also be enhanced to enable experiments with a larger number of oscillators, expanding its application in the study of coupled dynamic networks. The obtained results indicate that the developed platform significantly contributes to the execution of experiments in oscillator networks, providing greater flexibility, precision, and automation in experimental setup adjustments.

Keywords: oscillator networks; microcontrollers; synchronization; automatic topology adjustment; quadrature oscillator.

LISTA DE ILUSTRAÇÕES

Figura 1 – Exemplo de rede com cinco nós e seis arestas.	12
Figura 2 – Representação de redes por matriz de adjacência.	13
Figura 3 – Esquemático do circuito oscilador de quadratura.	15
Figura 4 – Circuito de acoplamento exemplificado.	16
Figura 5 – Esquemático de uma chave analógica bilateral quádrupla CMOS CD4066B.	17
Figura 6 – Exemplo de um circuito de transistor inversor.	19
Figura 7 – Osciladores de quadratura no Proteus.	22
Figura 8 – Circuitos de saídas dos osciladores.	23
Figura 9 – Circuitos de entradas dos osciladores.	24
Figura 10 – Expansor de entradas e saídas 8-bit PCF8574.	25
Figura 11 – Circuito de transistores para controle das chaves bidirecionais.	26
Figura 12 – Circuito de condicionamento de sinal.	27
Figura 13 – Fluxograma do funcionamento geral da plataforma.	29
Figura 14 – Exemplo de envio de uma matriz 4x4 por comunicação serial.	30
Figura 15 – Grafo e matriz de acoplamento de uma rede de três osciladores totalmente conectados.	31
Figura 16 – Detecção de estados de subida e descida.	32
Figura 17 – Períodos entre as dez últimas bordas de subida.	33
Figura 18 – Interface gráfica para ajuste de topologias.	36
Figura 19 – Função para salvar topologias executada pelo programa.	37
Figura 20 – Configuração da comunicação serial com o microcontrolador.	37
Figura 21 – Opções de ajustes dos nós.	38
Figura 22 – Circuito de medição de frequência montado em bancada.	38
Figura 23 – Tela de ajuste de frequência.	39
Figura 24 – Opções de ajustes das arestas.	39
Figura 25 – Medição de frequência de 1 Hz pelo software.	40
Figura 26 – Medição de frequência de 1 Hz pelo osciloscópio.	41
Figura 27 – Topologias testadas nos experimentos.	42
Figura 28 – Fotografia do circuito montado em bancada.	43
Figura 29 – Comparação das formas de onda para a Topologia 1.	43
Figura 30 – Comparação das formas de onda para a Topologia 2.	44
Figura 31 – Comparação das formas de onda para a Topologia 3.	44
Figura 32 – Comparação das Transformadas de Fourier para a Topologia 1.	45
Figura 33 – Comparação das Transformadas de Fourier para a Topologia 2.	46
Figura 34 – Comparação das Transformadas de Fourier para a Topologia 3.	46

LISTA DE TABELAS

Tabela 1 – Variáveis e parâmetros do circuito de quadratura.	14
Tabela 2 – Comparação entre os CIs CD4066B, CD4016BX e CD4051B.	21
Tabela 3 – Especificações das tensões de controle do CI CD4016B.	26
Tabela 4 – Estados das chaves bidirecionais para a topologia da Figura 15.	31
Tabela 5 – Comparação entre as frequências medidas pelo software e pelo osciloscópio.	41
Tabela 6 – Parâmetro de ordem das topologias.	47

SUMÁRIO

1	INTRODUÇÃO	9
1.1	Objetivos	10
<i>1.1.1</i>	<i>Objetivo geral</i>	<i>10</i>
<i>1.1.2</i>	<i>Objetivos específicos</i>	<i>10</i>
1.2	Organização do Texto	10
2	REVISÃO BIBLIOGRÁFICA	12
2.1	Redes Complexas	12
2.2	Oscilador de Quadratura	13
2.3	Chaves Analógicas	16
2.4	Microcontroladores ARM	17
2.5	Transistores como Chave e Saturação	18
3	METODOLOGIA	20
3.1	Projeto do Circuito Eletrônico	20
<i>3.1.1</i>	<i>Seleção das Chaves Analógicas</i>	<i>20</i>
<i>3.1.2</i>	<i>Circuito de Ajuste de Topologia Automático</i>	<i>21</i>
<i>3.1.3</i>	<i>Circuito de Condicionamento do Sinal para Medição de Frequência</i>	<i>27</i>
3.2	Diagrama de Funcionamento	28
3.3	Desenvolvimento do Software Embarcado	29
<i>3.3.1</i>	<i>Comunicação Serial e Controle das Topologias</i>	<i>30</i>
<i>3.3.2</i>	<i>Definição de Topologias</i>	<i>31</i>
<i>3.3.3</i>	<i>Medição de Frequência</i>	<i>32</i>
3.4	Desenvolvimento da Interface para Ajuste de Topologias	34
4	RESULTADOS	36
4.1	Apresentação da Interface Gráfica	36
4.2	Validação da Medição de Frequência	40
4.3	Comparação entre Redes Ajustadas Manualmente e Automaticamente	41
<i>4.3.1</i>	<i>Comparação Visual das Formas de Onda</i>	<i>43</i>
<i>4.3.2</i>	<i>Análise Espectral e Parâmetro de Ordem</i>	<i>45</i>
5	CONCLUSÃO E TRABALHOS FUTUROS	48

5.1	Trabalhos Futuros	48
	REFERÊNCIAS	50

1 INTRODUÇÃO

O estudo de redes dinâmicas e sincronismo espontâneo é de profundo interesse em diversas áreas, como sistemas de distribuição de potência (MOTTER *et al.*, 2013), química (KURAMOTO, 1984), biologia (STROGATZ; STEWART, 1993) e neurociência (HAKEN, 2002). É possível observar uma variedade de comportamentos dinâmicos emergentes quando osciladores são interconectados em redes, como sincronismo explosivo, estados de quimera, caos, entre outros (RODRIGUES *et al.*, 2016; BICK; PANAGGIO; MARTENS, 2018).

Dentre os diversos modelos que descrevem o sincronismo de osciladores, o modelo de Kuramoto (1975) se destaca como o mais popular no contexto de redes complexas. A equação de Kuramoto é uma representação reducionista de sistemas osciladores acoplados, permitindo a derivação de resultados analíticos de estabilidade e convergência do estado sincronizado (DÖRFLER; CHERTKOV; BULLO, 2013; MONTANARI *et al.*, 2019).

O estudo experimental do comportamento de redes complexas é essencial para validar os modelos teóricos e compreender suas implicações práticas. Nesse sentido, o uso de circuitos eletrônicos como plataformas experimentais se destaca devido ao seu baixo custo, flexibilidade na configuração de parâmetros e possibilidade de ajustar a topologia da rede (BITTENCOURT *et al.*, 2023). O oscilador de quadratura tem se mostrado uma alternativa promissora para esses estudos, pois sua dinâmica é compatível com o modelo de Kuramoto, permitindo replicar comportamentos oscilatórios similares (BITTENCOURT *et al.*, 2024; DIAS *et al.*, 2024).

Entretanto, a montagem manual de redes de osciladores de quadratura pode ser trabalhosa e inviável para sistemas maiores, devido ao alto número de conexões manuais necessárias. Como o número de conexões possíveis escala gradativamente em relação ao número de osciladores, redes de grande escala exigem uma quantidade significativa de ligações físicas. Esse emaranhado de conexões aumenta a chance de erros na montagem, tornando difícil a identificação de falhas e demandando retrabalho durante a execução dos experimentos. Dessa forma, uma plataforma que permita ajustes automatizados da topologia da rede e auxilie no controle dos osciladores pode facilitar a realização de experimentos e reduzir erros associados às conexões manuais.

Esta necessidade ficou evidenciada durante trabalhos anteriores de iniciação científica, nos quais foram realizados extensivos estudos experimentais com osciladores de quadratura, focando na validação de diferentes topologias (BITTENCOURT *et al.*, 2023) e na replicação de fenômenos emergentes como sincronismo explosivo (BITTENCOURT *et al.*, 2024) e estados de quimera (DIAS *et al.*, 2024). A experiência prática demonstrou que, mesmo em configurações moderadas de dez osciladores totalmente conectados, a gestão de aproximadamente 180 conexões individuais tornava-se um desafio significativo. A instabilidade inerente às conexões via cabos *jumpers*, somada à dificuldade de identificação de falhas em meio a tantas ligações, frequentemente resultava em longos períodos de depuração e reconfiguração do sistema.

Este trabalho propõe o desenvolvimento de uma plataforma embarcada para ajuste da

topologia de redes de osciladores de quadratura. A plataforma permite a definição automática das conexões entre osciladores e auxilia no ajuste da frequência individual de cada nó, garantindo que a rede seja configurada de acordo com a topologia desejada. Dessa forma, busca-se fornecer uma ferramenta que facilite a realização de experimentos e a análise de redes dinâmicas acopladas, contribuindo para o avanço dos estudos sobre sincronização em redes complexas.

1.1 Objetivos

1.1.1 *Objetivo geral*

O objetivo geral do trabalho é projetar, construir e validar um sistema automatizado de acoplamento de redes de osciladores eletrônicos do tipo quadratura utilizando microcontrolador com arquitetura *ARM* (*Advanced RISC Machine*).

1.1.2 *Objetivos específicos*

- Dimensionar componentes utilizados na plataforma, através de critérios e requisitos definidos.
- Projetar circuito eletrônico de medição e acoplamento variável.
- Validar circuito projetado experimentalmente.
- Desenvolver interface para definição de topologias.
- Desenvolver algoritmo embarcado para configuração de topologia e comunicação serial via USB.
- Validar *software* desenvolvido experimentalmente utilizando comunicação com microcontrolador *ARM*.
- Validar plataforma eletrônica final.

1.2 Organização do Texto

A estrutura deste trabalho está organizada da seguinte forma: no Capítulo 2, são apresentados os fundamentos teóricos essenciais para a compreensão do tema, abrangendo conceitos sobre redes complexas, microcontroladores, chaves eletrônicas e osciladores de quadratura. O Capítulo 3 é subdividido em seis seções: na Seção 3.1, é realizado o projeto do circuito eletrônico da plataforma, focado no circuito de ajuste automático de topologia. A Seção 3.2 apresenta o fluxograma do funcionamento geral do processo de ajustes de topologia pela plataforma. Na Seção 3.3, o foco é o desenvolvimento do *software* embarcado, responsável pela configuração das topologias por meio do microcontrolador. Por fim, a Seção 3.4 aborda o desenvolvimento da

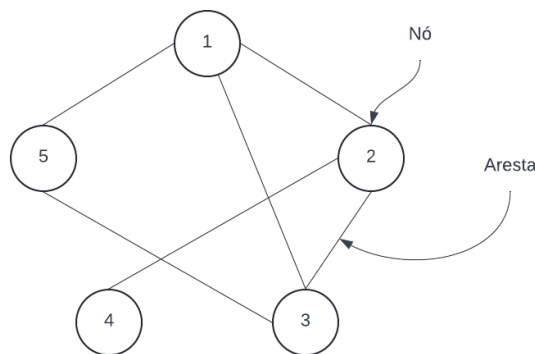
interface gráfica, que permite a definição das topologias e a visualização da frequência dos osciladores em tempo real, facilitando o ajuste conforme a configuração da rede dinâmica. O Capítulo 4 apresenta os resultados obtidos com a aplicação da plataforma de acoplamento desenvolvida, analisando seu desempenho e comportamento em diferentes condições experimentais. Por fim, o Capítulo 5 conclui o trabalho, discutindo as contribuições da plataforma, suas limitações e propondo possíveis direções para futuras pesquisas e aprimoramentos.

2 REVISÃO BIBLIOGRÁFICA

2.1 Redes Complexas

Redes complexas são estruturas utilizadas no estudo de sistemas compostos por elementos interconectados, com aplicações em diversas áreas como física, química, biologia, engenharia e sociologia (BARABÁSI, 2003). Elas são representadas matematicamente por grafos, onde os nós correspondem aos elementos do sistema e as arestas representam suas interações, como ilustrado na Figura 1.

Figura 1 – Exemplo de rede com cinco nós e seis arestas.



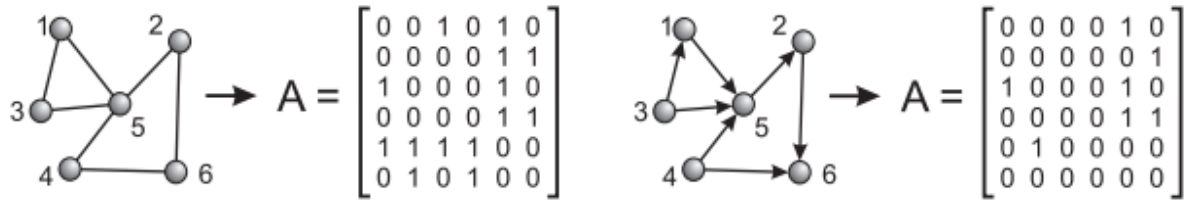
Fonte: Elaborado pelo autor, 2025.

Uma rede pode ser formalmente definida como $R = (N, E)$, onde N representa o conjunto de nós e E o conjunto de arestas que conectam esses nós. As conexões podem ser direcionadas, quando a comunicação ocorre em apenas um sentido (por exemplo, o nó 1 pode influenciar o nó 2, mas o inverso não ocorre necessariamente), ou bidirecionais, quando a comunicação acontece nos dois sentidos (ou seja, se o nó 1 se conecta ao nó 2, então o nó 2 também se conecta ao nó 1).

Para representar essas conexões computacionalmente, é comum utilizar uma matriz de adjacência, onde as linhas e colunas correspondem aos nós da rede, e os valores da matriz indicam a existência ou ausência de conexões. Se a entrada (i, j) for 1, significa que há uma conexão do nó i para o nó j . No caso de redes bidirecionais, a matriz será simétrica, ou seja, se $(i, j) = 1$, então $(j, i) = 1$. Se as conexões tiverem pesos associados, a matriz pode conter valores diferentes de 0 e 1, representando a intensidade das interações (RODRIGUES, 2007). Nesse caso, ela é representada como $R = (N, E, W)$, onde W define a intensidade das interações.

A Figura 2 ilustra duas redes com seis nós: uma com conexões bidirecionais e outra com conexões direcionadas, juntamente com suas respectivas matrizes de adjacência.

Figura 2 – Representação de redes por matriz de adjacência.



Fonte: RODRIGUES, 2007.

Dentre os modelos matemáticos para descrever redes de osciladores acoplados, destaca-se o modelo de Kuramoto (1975), amplamente utilizado para estudar fenômenos de sincronização. Ele descreve a interação entre osciladores de diferentes frequências naturais e sua tendência à sincronia global, sendo aplicado em áreas como neurociência, redes elétricas e química (RODRIGUES *et al.*, 2016; BICK; PANAGGIO; MARTENS, 2018).

A equação diferencial que rege o modelo de Kuramoto é dada por:

$$\frac{d\theta_i}{dt} = \omega_i + \frac{k}{N} \sum_{j=1}^N \sin(\theta_j - \theta_i), \quad (2.1)$$

onde θ_i é a fase do oscilador i , ω_i sua frequência natural, N o número total de osciladores e k a força de acoplamento (DÖRFLER; CHERTKOV; BULLO, 2013; MONTANARI *et al.*, 2019).

Para quantificar o grau de sincronização do sistema, utiliza-se o parâmetro de ordem (KURAMOTO, 1975; KURAMOTO, 1984):

$$R e^{i\psi(t)} = \frac{1}{N} \sum_{j=1}^N e^{i\theta_j(t)}, \quad (2.2)$$

onde R varia entre 0 (estado desincronizado) e 1 (sincronização completa), fornecendo uma medida quantitativa da coerência entre os osciladores. Esse parâmetro tem grande importância na análise de redes complexas, permitindo entender e prever comportamentos emergentes em diferentes contextos (RODRIGUES *et al.*, 2016).

2.2 Oscilador de Quadratura

O oscilador de quadratura é um circuito conhecido por sua capacidade de gerar formas de onda senoidais (SEDRA; SMITH, 2014; GRAEME; TOBEY; HUELSMAN, 1971). Ele apresenta diversas vantagens em relação a outros osciladores eletrônicos (GRAEME; TOBEY; HUELSMAN, 1971). Primeiramente, é capaz de fornecer simultaneamente duas saídas independentes: cosseno e seno, defasadas 90° entre si. Além disso, mantém uma oscilação estável sem introduzir distorção excessiva, graças a técnicas relativamente simples empregadas em seu projeto. Outro ponto a destacar é a consistência na amplitude da oscilação, que apresenta pouca variação mesmo

com mudanças na frequência natural do circuito. Essas características tornam o oscilador de quadratura uma escolha notável em aplicações que demandam formas de onda precisas e estáveis.

Esse tipo de oscilador é composto por dois circuitos integradores inversores em laço e é projetado para que haja uma pequena divergência na amplitude da oscilação, que é controlada por um circuito limitador de amplitude.

Sua frequência de oscilação natural f_0 , em hertz, pode ser calculada utilizando a Equação 2.3, a partir dos valores de resistências (R_1 e R_2) e capacitâncias (C_1 e C_2) do circuito (GRAEME; TOBEY; HUELSMAN, 1971):

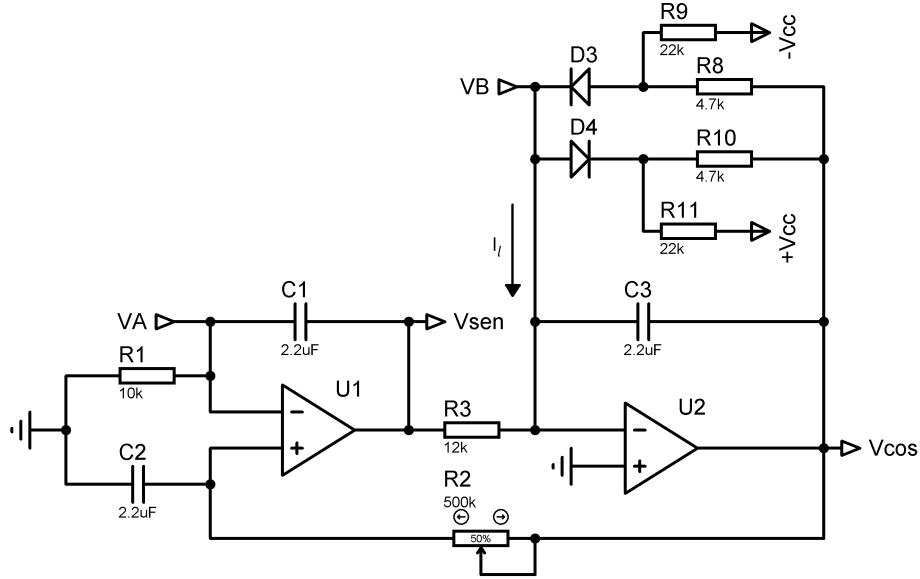
$$f_0 = \frac{1}{2\pi\sqrt{R_1 C_1 R_2 C_2}}, \quad (2.3)$$

Os osciladores utilizados nos experimentos foram projetados e construídos de forma a apresentarem oscilações com frequência entre 1,00 e 4,88 Hz, amplitude entre 9,08 V e 17,9 V (BITTENCOURT *et al.*, 2023) e seu esquemático eletrônico pode ser conferido na Figura 3. Os valores dos componentes utilizados podem ser conferidos na Tabela 1.

Tabela 1 – Variáveis e parâmetros do circuito de quadratura.

Símbolo	Definição	Valor
V_{cc}	Tensão da fonte	15 V
R_1	Resistor	10 k Ω
R_2	Potenciômetro de frequência	500 k Ω
R_3	Resistor	12 k Ω
R_4	Resistor	22 k Ω
R_5	Resistor	4,7 k Ω
C_1	Capacitor	2,2 μ F
C_2	Capacitor	2,2 μ F
C_3	Capacitor	2,2 μ F
τ_1	Constante de tempo	$R_1 C_1$ s
τ_2	Constante de tempo	$R_2 C_2$ s
τ_3	Constante de tempo	$R_3 C_3$ s
v_{sen}, v_{cos}, v_1	Variáveis de estado	Eq. 2.4
I_L	Corrente no circuito limitador	Eq. 2.5

Figura 3 – Esquemático do circuito oscilador de quadratura.



Fonte: BITTENCOURT *et al.*, 2023.

O oscilador de quadratura pode ser descrito no espaço de estados pelo sistema de equações diferenciais mostrado na Equação 2.4 (BITTENCOURT *et al.*, 2023).

$$\dot{x} = \begin{bmatrix} \frac{1}{\tau_2} v_{\cos} + \left(\frac{1}{\tau_1} - \frac{1}{\tau_2} \right) v_1 \\ -\frac{1}{\tau_3} v_{\text{sen}} - \frac{1}{C_3} I_l \\ \frac{1}{\tau_2} v_{\cos} - \frac{1}{\tau_2} v_1 \end{bmatrix} + \begin{bmatrix} \frac{R_f}{RR_o C_1} \sum_j v_{\text{sen}_j} \\ \frac{R_f}{RR_o C_3} \sum_j v_{\cos_j} \\ 0 \end{bmatrix}, \quad (2.4)$$

em que o vetor de estados é $x = [v_{\text{sen}} \ v_{\cos} \ v_1]^T$, a dinâmica do oscilador isolado é destacada no primeiro vetor e a influência externa (detalhada em sequência), no segundo. O termo não linear I_l , que é a corrente que passa pelo circuito limitador (em que estão os diodos D_1 e D_2 na Figura 3), é definido como:

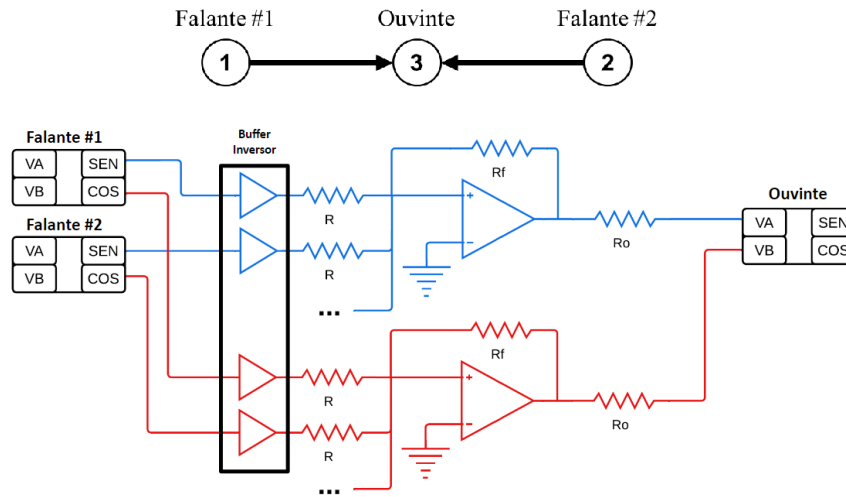
$$i_l = \begin{cases} \frac{1}{R_5} v_{\cos} + \frac{1}{R_4} V_{cc} & , \text{ se } v_{\cos} < -\frac{R_5}{R_4} V_{cc} - \left(1 + \frac{R_5}{R_4} \right) V_{D1} \\ \frac{1}{R_5} v_{\cos} - \frac{1}{R_4} V_{cc} & , \text{ se } v_{\cos} > \frac{R_5}{R_4} V_{cc} + \left(1 + \frac{R_5}{R_4} \right) V_{D2} \\ 0 & , \text{ caso contrário.} \end{cases}, \quad (2.5)$$

em que V_{cc} é a tensão de alimentação do circuito, V_d a tensão de polarização direta dos diodos e os demais elementos do circuito conforme a Figura 3.

O acoplamento dos osciladores é realizado por meio das saídas V_{sen} e V_{\cos} , e entradas V_A e V_B (DIAS *et al.*, 2024). O circuito de acoplamento é caracterizado por um *buffer* (seguidor de tensão) inversor em série com cada saída, que se conecta às entradas V_A e V_B por meio de um circuito somador. V_{sen} deve ser conectado ao V_A , enquanto V_{\cos} , à entrada V_B , como mostrado na Figura 4.

Para que um oscilador receba influência de vários nós em sua entrada, são adicionados circuitos somadores entre os *buffers* e as resistências de entrada R_o . A Figura 4 ilustra o acoplamento unidirecional de dois nós, 1 e 2, em um terceiro nó, que apenas recebe influência, mas não influencia os nós iniciais. O acoplamento bidirecional é implementado seguindo a mesma lógica, utilizando um somador para cada entrada de cada oscilador.

Figura 4 – Circuito de acoplamento exemplificado.



Fonte: BITTENCOURT *et al.*, 2024.

Dessa forma, as conexões podem ser realizadas inserindo resistores R entre o *buffer* de saída do oscilador falante e a entrada inversora do somador do oscilador ouvinte. Os valores das resistências podem ser modificados a fim de variar o parâmetro de força de acoplamento k das conexões de entrada de um oscilador. Quanto maior a resistência R_f de acoplamento, por exemplo, maior a força de acoplamento. Segundo Dias *et al.* (2024), o valor de k pode ser aproximado pela Equação 2.6

$$k \approx \frac{N R_f}{R_o R C_3} \quad (2.6)$$

em que N é o número de osciladores, R_f é o valor de resistência do resistor localizado no ramo de realimentação do somador (Figura 4), R_o referente à resistência de saída do amplificador operacional, R igual ao valor das resistências de acoplamento e C_3 igual à capacitância em paralelo ao circuito limitador do oscilador de quadratura (Figura 3).

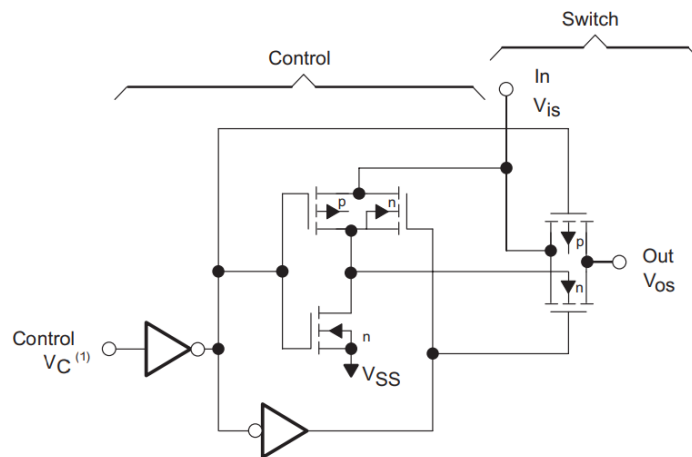
2.3 Chaves Analógicas

Para controlar a conexão entre os nós da rede, é necessário ligar ou desligar a conexão dos sinais de entrada e saída entre os osciladores, utilizando um circuito integrado conhecido como chave analógica bilateral ou bidirecional. Essas chaves são dispositivos utilizados para o chaveamento de sinais analógicos em circuitos eletrônicos. As chaves bilaterais geralmente utilizam transistores de efeito de campo (FETs) de baixa resistência em estado ativo, dispostos

em uma configuração matricial para permitir que a corrente flua por um caminho pré-definido quando os transistores estão em plena saturação (GABAY, 2013).

A Figura 5 mostra um esquemático básico de uma chave analógica bilateral. Quando o terminal de controle V_C recebe um sinal de nível alto, as junções de silício (*PMOS* e *NMOS*) habilitam ou desabilitam eletronicamente a condução, desempenhando uma função semelhante à de um relé, porém sem partes móveis.

Figura 5 – Esquemático de uma chave analógica bilateral quádrupla CMOS CD4066B.



Fonte: TEXAS INSTRUMENTS, 2024b.

Por serem baseados em transistores eletrônicos, as chaves analógicas não são galvanicamente isoladas como um relé, o que faz com que a tensão do sinal chaveado seja limitada à tensão de alimentação do circuito. Essa característica torna necessária uma análise cuidadosa da faixa de tensão de operação ao selecionar uma chave analógica para uma aplicação específica.

2.4 Microcontroladores ARM

Os microcontroladores ARM® surgiram na década de 1980, quando a Acorn Computers desenvolveu o primeiro processador RISC (*Reduced Instruction Set Computer*, ou "Computador com um conjunto reduzido de instruções") comercialmente viável, o ARM1 (ARM EDITORIAL TEAM, 2023). Desde então, essa arquitetura evoluiu significativamente e se tornou amplamente utilizada devido à sua eficiência energética, alto desempenho e custo acessível, sendo adotada em diversas aplicações embarcadas.

No contexto deste projeto, a escolha do microcontrolador deve levar em consideração conectividades que permitam a configuração e controle da rede de osciladores. A comunicação com a interface de configuração foi realizada via USB, utilizando o protocolo CDC (*Communications Device Class*), que cria uma porta serial virtual no computador e facilita a troca de dados entre o microcontrolador e a aplicação gráfica. Além disso, foi necessário que o microcontrolador possuísse interface I²C, utilizada para expandir o número de conexões digitais do

microcontrolador, possibilitando o acoplamento automatizado das conexões entre os osciladores em redes com um maior número de nós.

Outro requisito essencial é a presença de um conversor analógico-digital (ADC) de alta resolução, fundamental para a medição precisa da frequência dos osciladores. Além disso, essa capacidade possibilita, no futuro, a implementação de funcionalidades adicionais, como aquisição e gravação de sinais, facilitando ainda mais a realização dos experimentos.

Com base nesses critérios, o microcontrolador STM32F103C8T6, da família Cortex-M3, foi selecionado para este projeto. Ele oferece um equilíbrio entre desempenho, custo e acessibilidade, possuindo conexões seriais I²C, SPI e USB, conversor analógico-digital de 12 bits, além de contar com uma ampla comunidade de suporte e documentação disponível (STMICROELECTRONICS, 2023).

2.5 Transistores como Chave e Saturação

Em alguns pontos do projeto, é necessário utilizar os sinais digitais de 3,3 V do microcontrolador para acionar circuitos externos que operam em tensões mais altas, como as chaves bidirecionais controladas pelo CI CD4016BM96. No entanto, a tensão de controle dessas chaves pode variar de 3,5 a 11 V, impossibilitando o acionamento direto. Para resolver esse problema, foi utilizado um circuito de chaveamento baseado em transistores, permitindo a conversão do sinal para o nível lógico adequado.

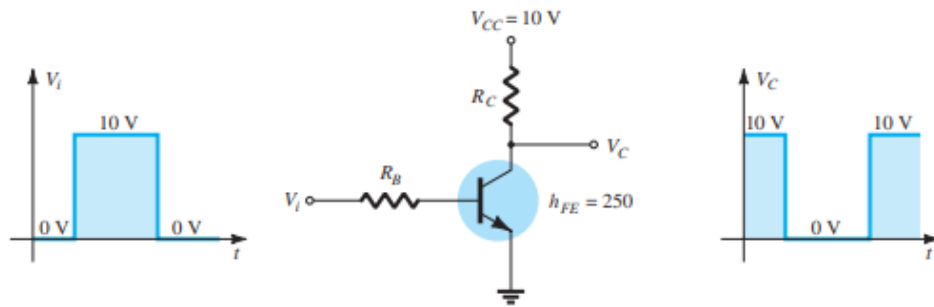
Os transistores bipolares de junção (BJTs) são empregados como chaves eletrônicas, operando entre os estados de corte e saturação. No modo de corte, o transistor se comporta como um circuito aberto, bloqueando a corrente entre coletor e emissor. Já na saturação, permite a condução da corrente, funcionando como um interruptor fechado. Para garantir a saturação adequada, a corrente de base (I_B) deve ser suficiente para conduzir a corrente de coletor (I_C), conforme a relação:

$$I_B = \frac{I_C}{\beta}, \quad (2.7)$$

onde β é o ganho de corrente do transistor, variável conforme o modelo e as condições de operação. Para evitar dependência de um valor específico de β , dimensiona-se I_B de forma conservadora, garantindo a saturação mesmo sob variações do transistor.

A saturação ocorre quando a tensão base-emissor (V_{BE}) atinge valores típicos entre 0,6 V e 0,7 V para transistores de silício, enquanto a tensão coletor-emissor (V_{CE}) se reduz a valores próximos de 0,1 a 0,3 V. A Figura 6 ilustra um circuito inversor com transistor BJT, onde a tensão de entrada V_i determina o estado do transistor. Quando $V_i = 3,3$ V, uma corrente de base I_B é gerada, colocando o transistor em saturação e reduzindo a tensão de coletor V_C a aproximadamente 0 V. Com $V_i = 0$ V, o transistor entra em corte e V_C se iguala a V_{CC} .

Figura 6 – Exemplo de um circuito de transistor inversor.



Fonte: BOYLESTAD; NASHELSKY, 2016.

O dimensionamento do resistor de base (R_B) garante a corrente de saturação adequada e pode ser calculado por:

$$R_B = \frac{V_{in} - V_{BE}}{I_B}. \quad (2.8)$$

Esse circuito permite que o microcontrolador ative as chaves bidirecionais operando em tensões superiores, assegurando o funcionamento correto do sistema de chaveamento da plataforma.

3 METODOLOGIA

Neste capítulo, serão descritas as etapas do desenvolvimento do circuito eletrônico, programação do microcontrolador e interface de ajuste da plataforma. A metodologia de execução do trabalho é baseada nos objetivos definidos no Capítulo 1, começando pelo projeto e validação do circuito eletrônico na Seção 3.1, seguido do desenvolvimento do algoritmo do microcontrolador na Seção 3.3 e, por fim, o desenvolvimento do programa de ajuste e medição de dados na Seção 3.4.

3.1 Projeto do Circuito Eletrônico

Foram projetados dois circuitos distintos para atender às necessidades do sistema. O primeiro é responsável pelo ajuste automático das topologias da rede de osciladores, permitindo a modificação dinâmica das conexões entre os nós por meio do controle de chaves analógicas bilaterais. Essa abordagem elimina a necessidade de reconfiguração manual dos circuitos durante os experimentos, proporcionando maior flexibilidade. O segundo circuito foi desenvolvido para o condicionamento do sinal dos osciladores, garantindo que os níveis de tensão dos sinais senoidais dos osciladores estejam adequados para a medição de frequência pelo microcontrolador. Esse circuito ajusta a amplitude do sinal para o intervalo aceitável pelo conversor analógico-digital (ADC), permitindo a leitura dos valores medidos.

3.1.1 Seleção das Chaves Analógicas

Para a implementação do circuito de ajuste de topologia, foi necessário selecionar chaves analógicas bilaterais adequadas às características dos sinais dos osciladores. Os sinais de saída dos osciladores utilizados nos experimentos variam de $\pm 4,54$ V até $\pm 8,95$ V (BITTENCOURT *et al.*, 2023), o que torna essencial uma análise criteriosa das especificações das chaves disponíveis no mercado.

Foram avaliados três circuitos integrados (CIs) comumente utilizados para o chaveamento de sinais analógicos: CD4066B, CD4016BM96 e TMUX6211PWR. A Tabela 2 apresenta uma comparação detalhada entre eles, considerando seus parâmetros elétricos, características de desempenho e custo. O preço por unidade desses circuitos foi consultado nos sites de fornecedores *DigiKey* e *LSCS Electronics*.

Apesar da chave TMUX6211PWR apresentar características superiores, com menor resistência quando ativa e maior suporte de corrente e tensão de operação, seu custo significativamente mais elevado a torna menos atrativa para o projeto. O CI CD4066B, embora seja o mais comum e de menor custo, possui tensão de operação máxima de $\pm 7,5$ V, insuficiente para o chaveamento das saídas dos osciladores.

As chaves da família CD4016BX emergem como a solução mais adequada, oferecendo um equilíbrio entre custo e especificações técnicas. Com tensão de operação máxima de ± 10 V,

Tabela 2 – Comparação entre os CIs CD4066B, CD4016BX e CD4051B.

Características	CD4066B	CD4016B	TMUX621x
Tensão de Operação	15 V digital ou $\pm 7,5$ V pico-a-pico	20 V digital ou ± 10 V pico-a-pico	36 V digital ou ± 18 V pico-a-pico
Resistência On-State (Ω)	125 Ω	280 Ω	2 Ω
Suporte de Corrente (mA)	10 mA	10 mA	220 mA
Temperatura de Operação	-55 a 125°C	-55 a 125°C	-40 a +125°C
Preço por unidade	\$0,11 a \$0,59	\$0,34 a \$0,62	\$5,89 a \$7,96

Fonte: Adaptado de: TEXAS INSTRUMENTS, 2024a; TEXAS INSTRUMENTS, 2024b; TEXAS INSTRUMENTS, 2024c.

elas atendem aos requisitos do projeto, mesmo apresentando algumas limitações em relação ao TMUX6211PWR, como resistência mais elevada em estado ativo e ausência de resistores de *pull-down* nos terminais lógicos. Considerando estes fatores, o circuito integrado CD4016BM96 foi selecionado para a implementação do projeto.

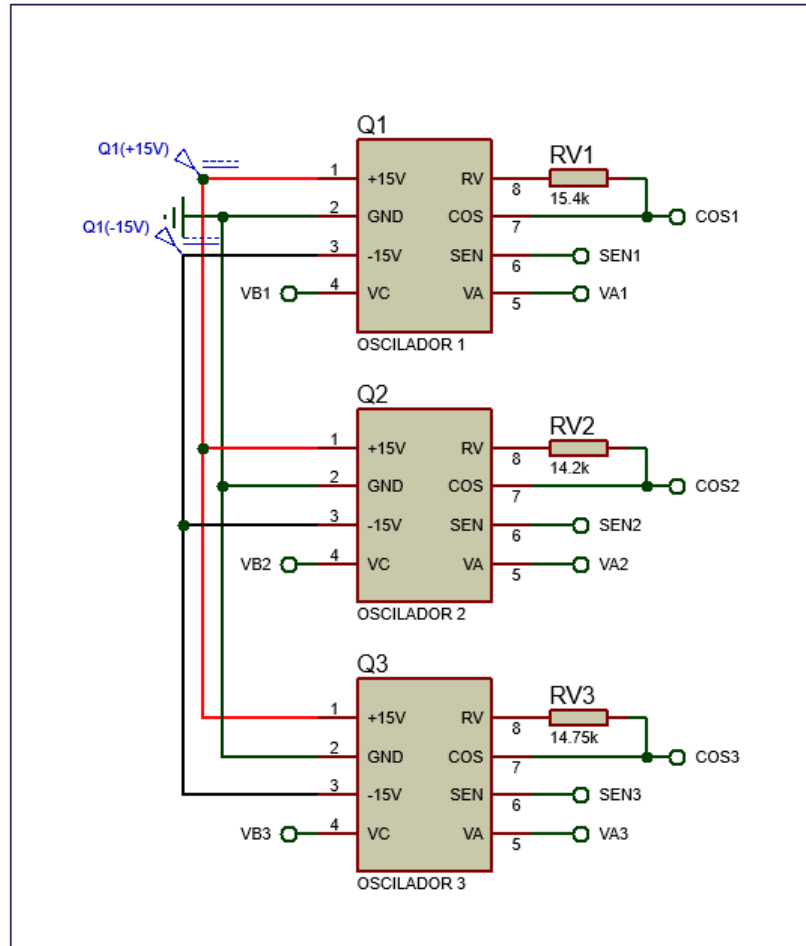
3.1.2 Circuito de Ajuste de Topologia Automático

O objetivo principal do circuito é permitir a alteração automática das topologias de conexão entre os osciladores, utilizando chaves bilaterais controladas por um microcontrolador. Esse sistema possibilita a ativação ou desativação automática das conexões entre os osciladores, sem a necessidade de intervenção manual, proporcionando maior flexibilidade no ajuste das configurações do circuito. Para alcançar essa automação, foi desenvolvido um circuito de acoplamento, no qual as conexões entre os osciladores poderão ser abertas ou fechadas por meio de chaves bilaterais controladas pelo microcontrolador. Cada chave é responsável por habilitar ou desabilitar o sinal de saída de um oscilador em relação aos demais, permitindo a formação de diversas topologias de rede.

A Figura 7 ilustra um conjunto de três osciladores no software de simulação Proteus, ajustados em frequências distintas por meio de resistores variáveis (RV1, RV2 e RV3), que representam os potenciômetros de ajuste do componente R_2 , conforme mostrado na Figura 3.

Figura 7 – Osciladores de quadratura no Proteus.

Osciladores

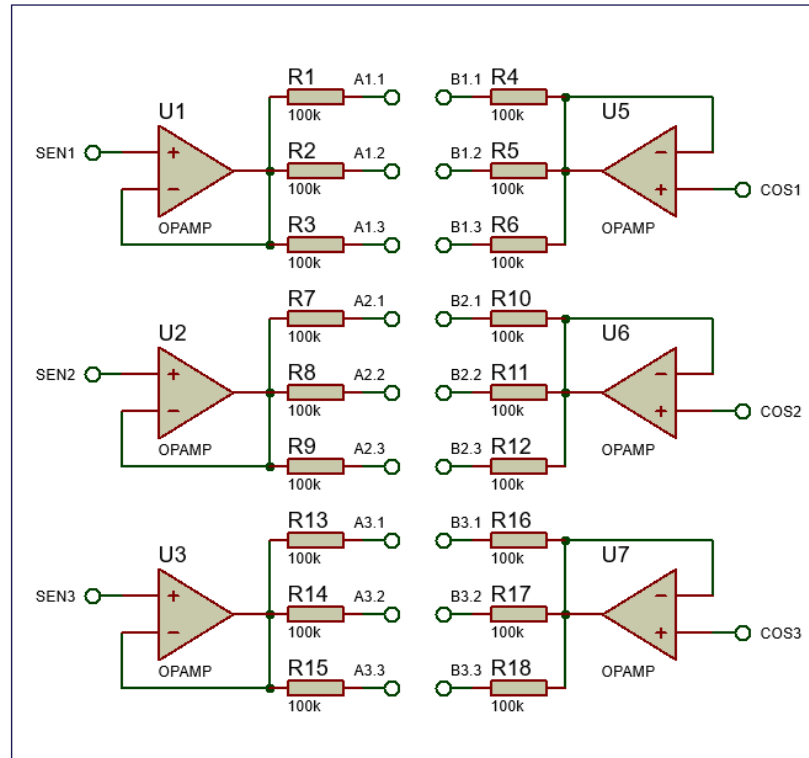


Fonte: Elaborado pelo autor, 2025.

Cada saída do oscilador, V_{sen} e V_{cos} , deve ser ligada a um circuito seguidor de tensão (*buffer*) inversor. Essas saídas estão representadas pelos terminais SEN1, COS1, SEN2, COS2, SEN3 e COS3. A saída de cada seguidor de tensão deve possuir um resistor em paralelo para cada oscilador, de forma que esse sinal de saída possa ser conectado em qualquer oscilador da rede. A Figura 8 apresenta o circuito de saída dos nós da rede.

Figura 8 – Circuitos de saídas dos osciladores.

Saídas



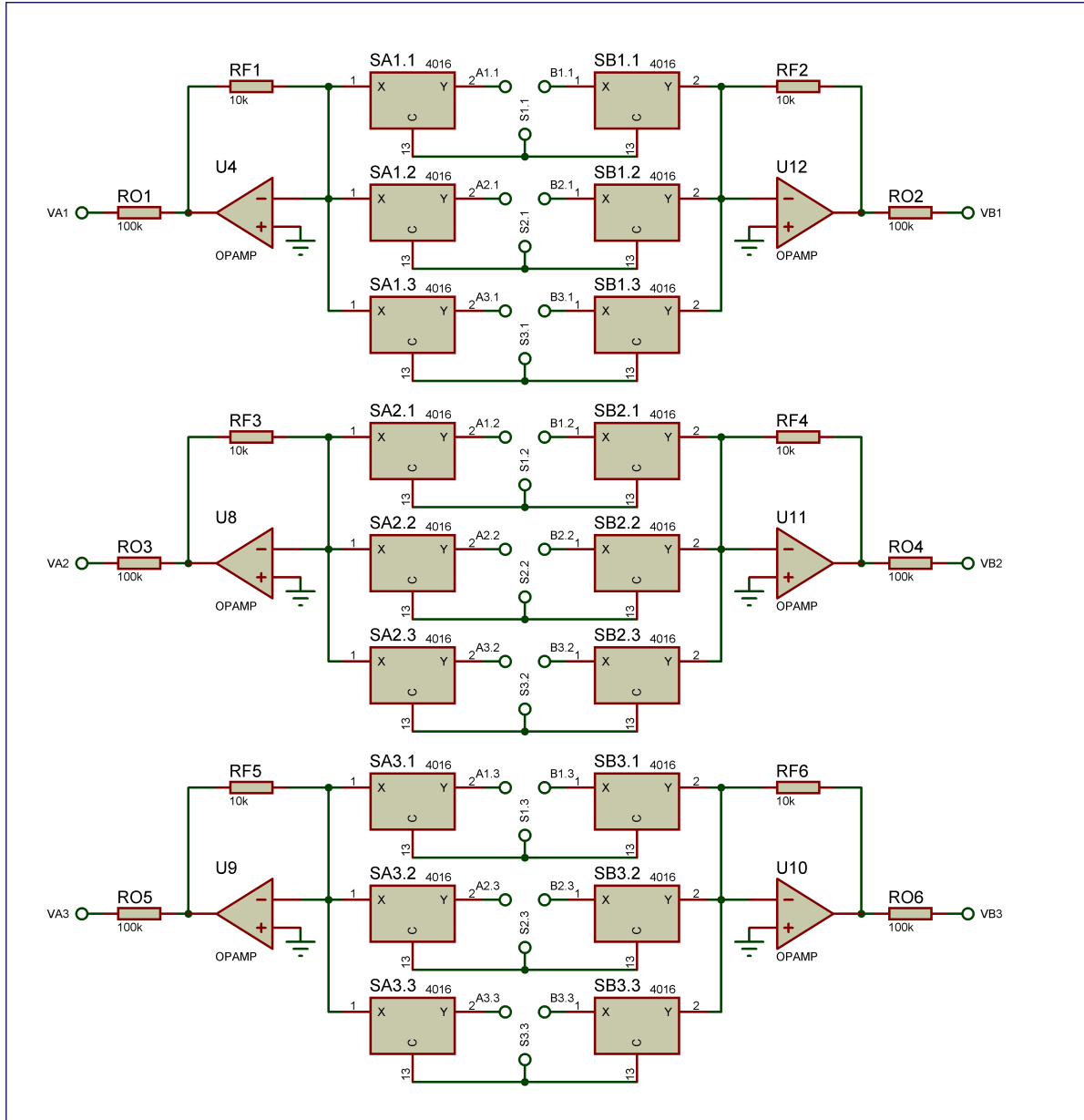
Fonte: Elaborado pelo autor, 2025.

Os nomes dos terminais de saídas foram dados de forma a facilitar a leitura do esquemático. Sendo assim, A1.1 significa a conexão que sai do oscilador 1 para o próprio oscilador 1, A1.2 significa a conexão que sai do oscilador 1 para o oscilador 2 e assim por diante, sendo o primeiro número representando o oscilador de saída e o segundo o oscilador de entrada.

Esses terminais então foram conectados às chaves bidirecionais presentes no circuito integrado CD4016BM96, apresentado na Seção 3.1.1. Essas chaves são inseridas em paralelo à entrada não inversora do somador não inversor de cada uma das entradas dos osciladores. Através de um sinal positivo nos terminais de controle das chaves, C , é possível definir quais são as arestas conectadas ou não na rede. Como a conexão entre dois nós deve ser feita tanto entre V_{sen} e V_A , quanto entre V_{cos} e V_B , o sinal que controla essas duas chaves numa mesma aresta pode ser o mesmo. O circuito pode ser conferido na Figura 9.

Figura 9 – Circuitos de entradas dos osciladores.

Entradas



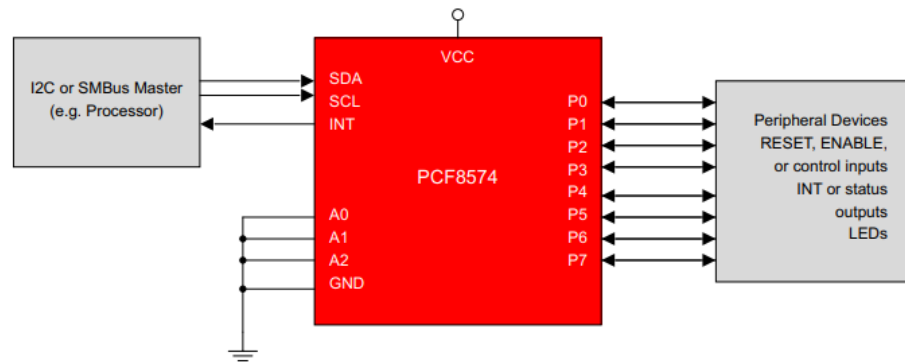
Fonte: Elaborado pelo autor, 2025.

Através desse circuito, é possível definir qualquer topologia para essa quantidade de osciladores somente variando o sinal de controle das chaves bilaterais. Dessa forma, é possível conectar cada uma dessas chaves a um microcontrolador e definir a topologia de forma fácil e dinâmica.

Para lidar com o grande número de portas digitais necessárias para controlar as chaves bilaterais, foi utilizado um expander de portas digitais via comunicação I²C (Circuito Integrado), o PCF8574 (Figura 10). Esse componente permite o controle de até 8 portas digitais

por módulo, e com a utilização de múltiplos módulos, é possível expandir o sistema, utilizando apenas duas portas do microcontrolador para a comunicação serial. Cada saída do expander de portas digitais é conectada a um transistor BC549B, que opera como chave para controlar as chaves bidirecionais.

Figura 10 – Expansor de entradas e saídas 8-bit PCF8574.



Fonte: TEXAS INSTRUMENTS, 2015.

O valor de tensão de alimentação das chaves bidirecionais deve ser maior que a tensão do sinal, de forma que a chave não entre em saturação. Além disso, deve possuir uma amplitude inferior aos 20 V pico-a-pico descritos na Tabela 2. Sabendo que os osciladores na situação de maior amplitude apresentam sinais com valores de tensão de $\pm 8,95$ V, o circuito integrado foi ligado com uma alimentação de tensão positiva $V_{DD} = +10$ V e com uma tensão de alimentação negativa $V_{SS} = -10$ V, obtidas utilizando conversores abaixadores (*buck*) nas tensões de entrada $+15$ V e -15 V.

Outro ponto crucial no circuito de chaveamento é que o nível de tensão para ligar uma chave eletrônica bidirecional varia conforme a tensão de alimentação. Consultando as especificações do componente (TEXAS INSTRUMENTS, 2024a), foi possível encontrar que, para uma tensão de alimentação positiva $V_{DD} = 10$ V, o valor mínimo para a ativação da chave é de 7 V, como mostrado na Tabela 3.

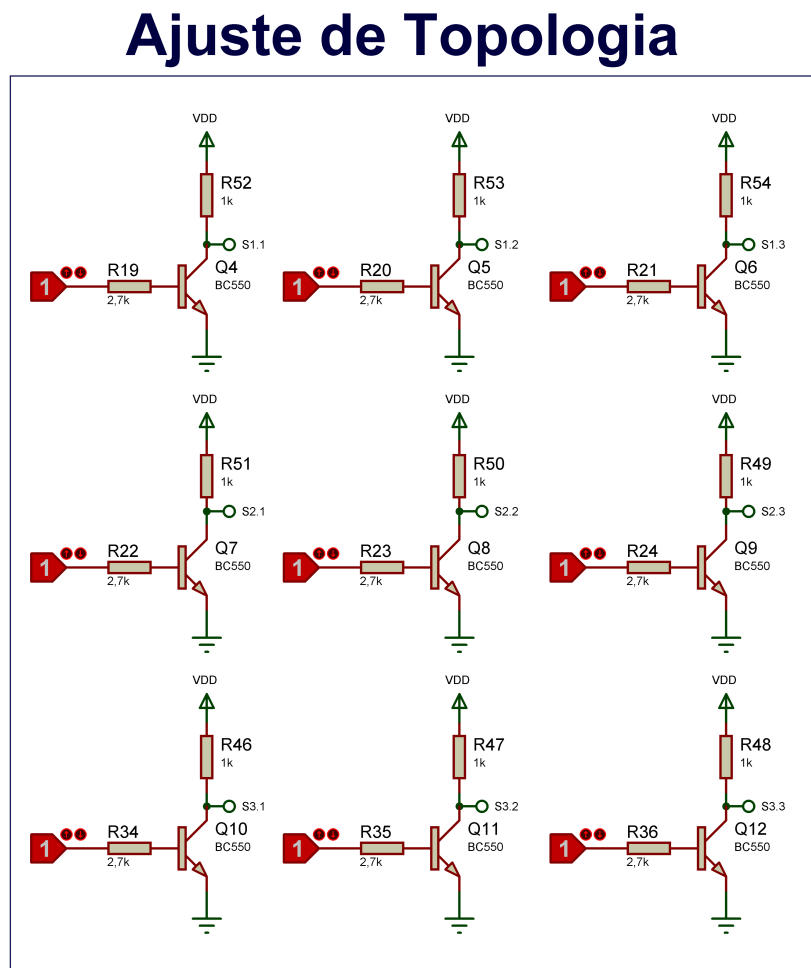
Os sinais digitais de 3,3 V fornecidos pelo STM32 não são suficientes para acionar diretamente as chaves bilaterais, uma vez que elas operam com tensões de controle mais elevadas. Para solucionar esse problema, foi implementado um circuito de chaveamento utilizando transistores BC549B, conforme descrito na Seção 2.5. O circuito, ilustrado na Figura 11, foi projetado para amplificar a tensão de controle e chavear uma tensão de $V_{CC} = 10$ V, necessária para acionar os sinais de controle (C) das chaves bidirecionais.

Tabela 3 – Especificações das tensões de controle do CI CD4016B.

Parâmetro	Condições de Teste	Valores
V_{ILC} - Entrada de controle, tensão baixa (máxima)	$V_{DD} = 5\text{ V}$	$T_A = -55^\circ\text{C} \rightarrow V_{DD} = 0,9\text{ V}$
	$V_{DD} = 10\text{ V}$	$T_A = -40^\circ\text{C} \rightarrow V_{DD} = 0,9\text{ V}$
	$V_{DD} = 15\text{ V}$	$T_A = 25^\circ\text{C} \rightarrow V_{DD} = 0,7\text{ V}$
		$T_A = 85^\circ\text{C} \rightarrow V_{DD} = 0,4\text{ V}$
		$T_A = 125^\circ\text{C} \rightarrow V_{DD} = 0,4\text{ V}$
V_{IHC} - Entrada de controle, tensão alta (mínima)	$V_{DD} = 5\text{ V}$	$V_{IHC} = 3,5\text{ V}$
	$V_{DD} = 10\text{ V}$	$V_{IHC} = 7\text{ V}$
	$V_{DD} = 15\text{ V}$	$V_{IHC} = 11\text{ V}$

Fonte: TEXAS INSTRUMENTS, 2024a.

Figura 11 – Circuito de transistores para controle das chaves bidirecionais.



Fonte: Elaborado pelo autor, 2025.

As chaves bidirecionais CMOS apresentam alta impedância de entrada, o que permite que o chaveamento seja controlado por tensão, com uma exigência mínima de corrente (TEXAS INSTRUMENTS, 2024a). No projeto, a corrente de coletor (I_C) do transistor foi arbitrariamente definida como 10mA, um valor seguro e bem abaixo do limite máximo de $I_C = 100\text{ mA}$ suportado

pelo transistor BC549B (MOTOROLA, 1996). Com isso, foi utilizado um resistor $R_C = 1\text{ k}\Omega$, calculado na Equação 3.1.

$$R_C = \frac{V_{CC}}{I_C} = \frac{10\text{ V}}{10\text{ mA}} = 1\text{ k}\Omega. \quad (3.1)$$

Para garantir que o transistor opere em saturação, foi dimensionado um resistor de base $R_B = 2,6\text{ k}\Omega$, calculado com base na Equação 3.2. No circuito, o valor da resistência foi aproximado para o valor comercial mais próximo, $2,7\text{ k}\Omega$.

$$R_B = \frac{V_{in} - V_{BE}}{I_B} = \frac{(3,3 - 0,7)\text{ V}}{1\text{ mA}} = 2,6\text{ k}\Omega. \quad (3.2)$$

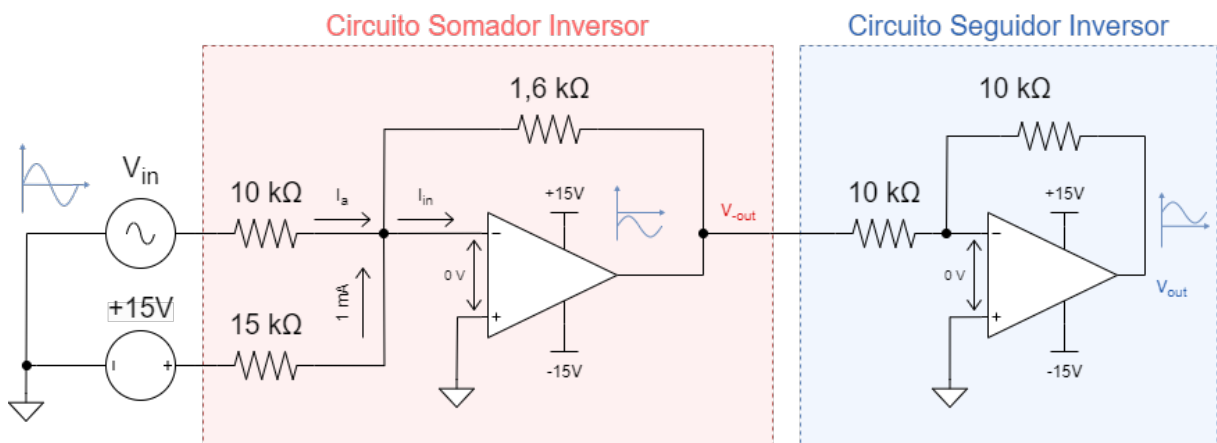
I_B foi definido como 1 mA para garantir a saturação do transistor, considerando um ganho β de 10, que é propositalmente subdimensionado em relação ao valor real de β do componente, que varia entre 100 e 800 (MOTOROLA, 1996). Essa escolha assegura que o transistor sature mesmo diante das variações no valor real de β (BOYLESTAD; NASHELSKY, 2016).

O controle das chaves bilaterais e o chaveamento das tensões é realizado utilizando o expansor I²C, controlando múltiplas portas digitais com uma interface simples e modular.

3.1.3 Circuito de Condicionamento do Sinal para Medição de Frequência

A interface gráfica desenvolvida contou com uma tela de ajuste de frequência, que é medida de acordo com o sinal de saída do oscilador ligado ao ADC do microcontrolador. Para garantir que os sinais de entrada analógicos estejam dentro do intervalo aceitável pelo STM32, de 0 a 3,3 V, foi desenvolvido um circuito de condicionamento de sinal. Este circuito, ilustrado na Figura 12 é composto por duas etapas principais: um somador inversor e um amplificador inversor, permitindo a conversão de sinais de entrada no intervalo de -10 a $+10\text{ V}$ para um intervalo final de 0 a 3,2 V.

Figura 12 – Circuito de condicionamento de sinal.



O primeiro estágio é um somador inversor, responsável por transformar o sinal de entrada do oscilador, que varia de -10 V a $+10\text{ V}$, para um intervalo de 0 a $-3,2\text{ V}$. A entrada do sinal do oscilador (V_{in}) passa por um resistor de $10\text{ k}\Omega$, que se conecta à entrada inversora de um amplificador operacional. Em paralelo, a alimentação positiva de $+15\text{ V}$ também é conectada à entrada inversora através de um resistor de $15\text{ k}\Omega$. A corrente de entrada I_{in} na entrada inversora do amplificador operacional é, então, a soma das correntes através desses dois resistores, como na Equação 3.3:

$$I_{in} = \frac{V_{in}}{10\text{ k}\Omega} + \frac{15\text{ V}}{15\text{ k}\Omega} = \frac{V_{in} + 10}{10\text{ k}\Omega}. \quad (3.3)$$

A entrada não inversora foi conectada a 0 V , e a resistência de realimentação R_f foi escolhida como $1,6\text{ k}\Omega$ para ajustar o ganho do circuito. Dessa forma, a tensão de saída V_{-out} do somador inversor é dada pela Equação 3.4.

$$V_{-out} = -R_f \cdot I_{in} = -1,6\text{ k}\Omega \cdot \left(\frac{V_{in} + 10}{10\text{ k}\Omega} \right) = -0,16(V_{in} + 10). \quad (3.4)$$

A segunda etapa é um seguidor de tensão inversor que restaura a polaridade do sinal, trazendo-o para o intervalo desejado de 0 a $3,2\text{ V}$. O circuito consiste em um amplificador operacional com dois resistores de $10\text{ k}\Omega$, um na realimentação e outro na entrada inversora. A entrada não inversora está conectada ao terra, garantindo um ganho de -1 , de forma que o sinal de saída do somador seja invertido. A Equação 3.5 descreve a tensão de saída do circuito de condicionamento.

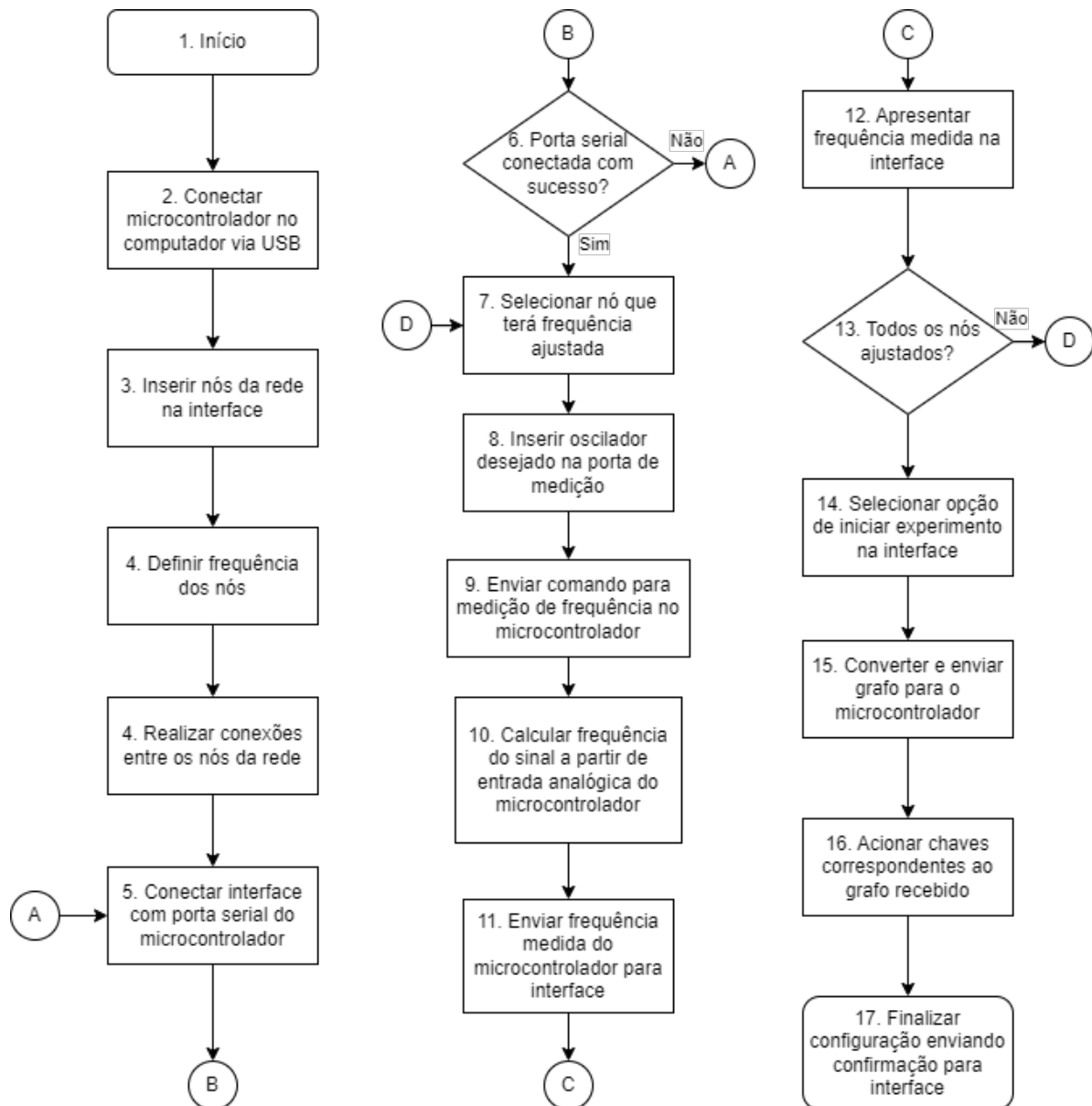
$$V_{out} = -(-0,16(V_{in} + 10)) = 0,16(V_{in} + 10). \quad (3.5)$$

Com isso, o sinal final varia de 0 a $3,2\text{ V}$, permitindo a leitura adequada dos sinais dos osciladores pelo conversor analógico-digital (ADC) do microcontrolador STM32.

3.2 Diagrama de Funcionamento

A Figura 13 ilustra o funcionamento geral do processo, destacando o fluxo de dados desde a configuração da matriz de acoplamento, passando pelo ajuste de frequência dos osciladores, até a comunicação entre o microcontrolador e o *software host*.

Figura 13 – Fluxograma do funcionamento geral da plataforma.



Fonte: Elaborado pelo autor, 2025.

O *firmware* desenvolvido para o STM32F103C8T6 proporciona uma solução robusta e eficaz para o controle das topologias de acoplamento e o cálculo da frequência dos osciladores através da medição dos sinais analógicos provenientes dos osciladores. A comunicação entre o microcontrolador e a interface gráfica permite a configuração dos experimentos de forma dinâmica e intuitiva.

3.3 Desenvolvimento do Software Embarcado

O desenvolvimento do *software* embarcado no STM32F103C8T6 é essencial para o controle da medição de frequência calculada através dos sinais analógicos e a configuração

dinâmica das topologias de acoplamento entre os osciladores.

O microcontrolador foi programado utilizando o STM32CubeIDE, o ambiente de desenvolvimento integrado (IDE) gratuito da STM. Essa IDE oferece uma ampla gama de bibliotecas especializadas, desenvolvidas pela STM, que facilitam a implementação de funcionalidades essenciais, como leitura analógica, comunicação serial via USB e comunicação serial I²C.

Com essas ferramentas, o sistema embarcado consegue receber a matriz de acoplamento do experimento através da comunicação serial USB, definida pelo usuário na interface gráfica do computador conectado. A matriz é então processada pelo microcontrolador, que, por meio dos módulos expansores de entradas e saídas (PCF8574) conectados via barramento I²C, controla as conexões entre os osciladores. O microcontrolador também realiza o cálculo da frequência de oscilação através da leitura analógica da saída de um oscilador conectado e transmite os dados de medição para o computador, que serão apresentados na tela de ajuste de frequências do programa.

3.3.1 Comunicação Serial e Controle das Topologias

A comunicação entre o STM32 e a interface de ajustes e visualização de dados é realizada via USB, utilizando o protocolo CDC (*Communications Device Class*), permitindo emular uma porta serial sobre USB. Essa interface permite que o computador realize essa troca de informações com o microcontrolador. Para aprimorar o processo, são utilizadas diferentes estratégias para a definição de topologias e para o envio dos sinais medidos.

Para a definição da topologia, a matriz de acoplamento é enviada em formato de *string*. Caso o tamanho da matriz ultrapasse o limite de 64 bytes (limite de um pacote de dados enviado via USB), a *string* é dividida em pacotes de 64 bytes. A matriz de acoplamento é enviada em formato de *string*, seguindo a estrutura <linha1;linha2;...;linhaN>, onde cada linha é composta por valores binários (0 ou 1) separados por vírgulas, conforme exemplificado na Figura 14.

Figura 14 – Exemplo de envio de uma matriz 4x4 por comunicação serial.

$$\begin{bmatrix} 0 & 1 & 1 & 1 \\ 1 & 0 & 1 & 0 \\ 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 \end{bmatrix} \rightarrow \langle 0, 1, 1, 1; 1, 0, 1, 0; 1, 1, 0, 0; 1, 0, 0, 0 \rangle$$

Fonte: Elaborado pelo autor, 2025.

Para as medições de frequência, o sistema opera em um modo dedicado, ativado por comandos específicos (0xF0 para iniciar e 0xF1 para parar). Neste modo, o ADC2 é configurado para ler exclusivamente o canal conectado à porta de medição de frequência. Os dados são trans-

mitidos em formato ASCII com o padrão #FRQ:XX.XXX\$, onde XX.XXX representa a frequência em Hz com três casas decimais. Esta estrutura permite uma interpretação direta dos valores pela interface gráfica.

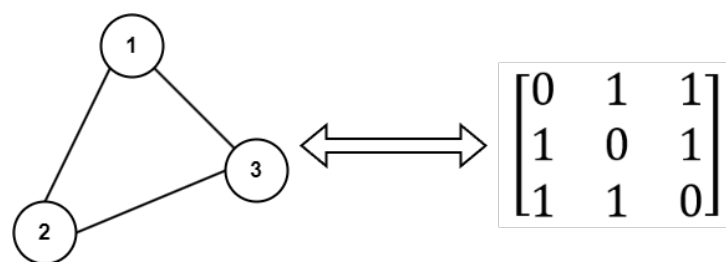
O *firmware* implementa um sistema de histerese digital para assegurar a detecção estável das bordas de subida no sinal medido, minimizando oscilações indesejadas. Os limiares de detecção são configurados em 1850 para a borda de subida e 1750 para a borda de descida, valores escolhidos para proporcionar uma margem adequada de histerese na leitura analógica. A frequência é calculada através da média móvel dos últimos 10 períodos medidos, garantindo estabilidade nas leituras durante o ajuste manual do potenciômetro pelo usuário.

3.3.2 Definição de Topologias

A configuração da topologia de acoplamento entre os osciladores é realizada por meio de uma matriz de acoplamento, que é transmitida do computador para o microcontrolador via USB. A Figura 15 apresenta a representação gráfica de uma rede composta por três osciladores totalmente conectados, acompanhada de sua matriz de adjacência correspondente. Já a Tabela 4 exibe o estado de cada chave para essa configuração.

É importante destacar que, devido ao uso de um circuito de chaveamento com transistor para elevar o nível lógico entre o módulo PCF8574 e as chaves analógicas, há uma inversão de sinal na ativação das chaves. Como esse circuito opera como um inversor de sinal (Figura 6), os comandos enviados pelo microcontrolador ao módulo PCF8574 devem ser invertidos para garantir o funcionamento correto das conexões na rede de osciladores.

Figura 15 – Grafo e matriz de acoplamento de uma rede de três osciladores totalmente conectados.



Fonte: Elaborado pelo autor, 2025.

Tabela 4 – Estados das chaves bidirecionais para a topologia da Figura 15.

Oscilador	Chave 1	Chave 2	Chave 3
Oscilador 1	Desligado	Ligado	Ligado
Oscilador 2	Ligado	Desligado	Ligado
Oscilador 3	Ligado	Ligado	Desligado

Fonte: Elaborado pelo autor, 2025.

Após receber a matriz, o *firmware* converte os dados em sinais de controle que são enviados para os módulos expansores de I/O (PCF8574) via barramento I²C. Esses módulos controlam as chaves analógicas que ativam ou desativam as conexões físicas entre os osciladores, de acordo com a topologia definida.

3.3.3 Medição de Frequência

A medição de frequência é realizada por meio de uma porta analógica dedicada (canal 9 do ADC2). Quando o usuário conecta o oscilador a essa porta e ativa o modo de medição por meio do comando serial (0xF0), o microcontrolador executa uma sequência de operações para determinar a frequência do sinal.

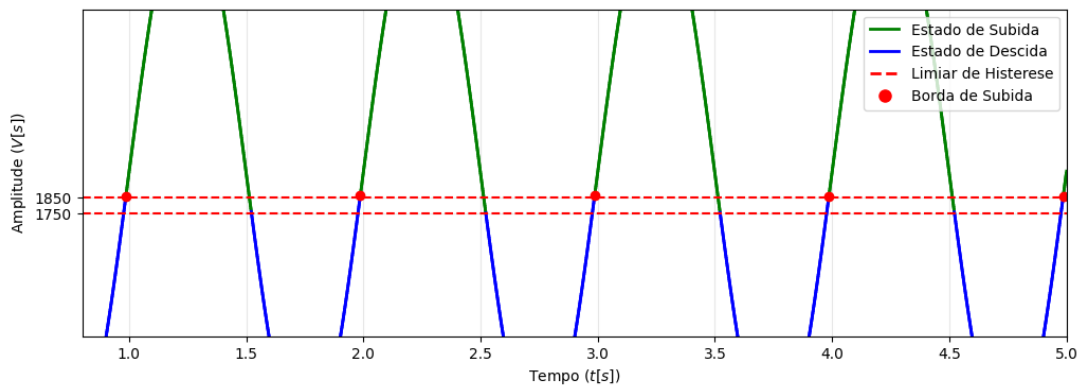
Primeiramente, um temporizador é iniciado com uma base temporal de 10 ms, utilizando um sinal de *clock* interno do microcontrolador como referência. Em seguida, o ADC2 do microcontrolador é configurado para operar em modo de conversão contínua, sendo acionado pelo temporizador como um gatilho externo para a aquisição dos dados.

A detecção das bordas de subida do sinal é realizada com a aplicação de uma histerese digital, permitindo maior precisão na identificação dos instantes de transição. Seja $V[n]$ o valor digitalizado do sinal no instante n , e $S[n] \in \{0, 1\}$ o estado do detector de borda. A detecção é regida por:

$$S[n] = \begin{cases} 1 & \text{se } S[n-1] = 0 \text{ e } V[n] > \Gamma_{\text{alto}} \\ 0 & \text{se } S[n-1] = 1 \text{ e } V[n] < \Gamma_{\text{baixo}} \\ S[n-1] & \text{caso contrário} \end{cases} \quad (3.6)$$

Onde $\Gamma_{\text{alto}} = 1850$ e $\Gamma_{\text{baixo}} = 1750$ são valores de limiar escolhidos para a detecção de borda com histerese. Essa identificação de estados de subida e descida da borda pode ser conferida na Figura 16.

Figura 16 – Detecção de estados de subida e descida.



Uma transição $0 \rightarrow 1$ caracteriza uma borda de subida válida. A partir dessas detecções, caso uma borda de subida seja encontrada, o período entre essa borda e a última é armazenado. Para N bordas detectadas em instantes t_0, t_1, \dots, t_{N-1} , os períodos individuais são:

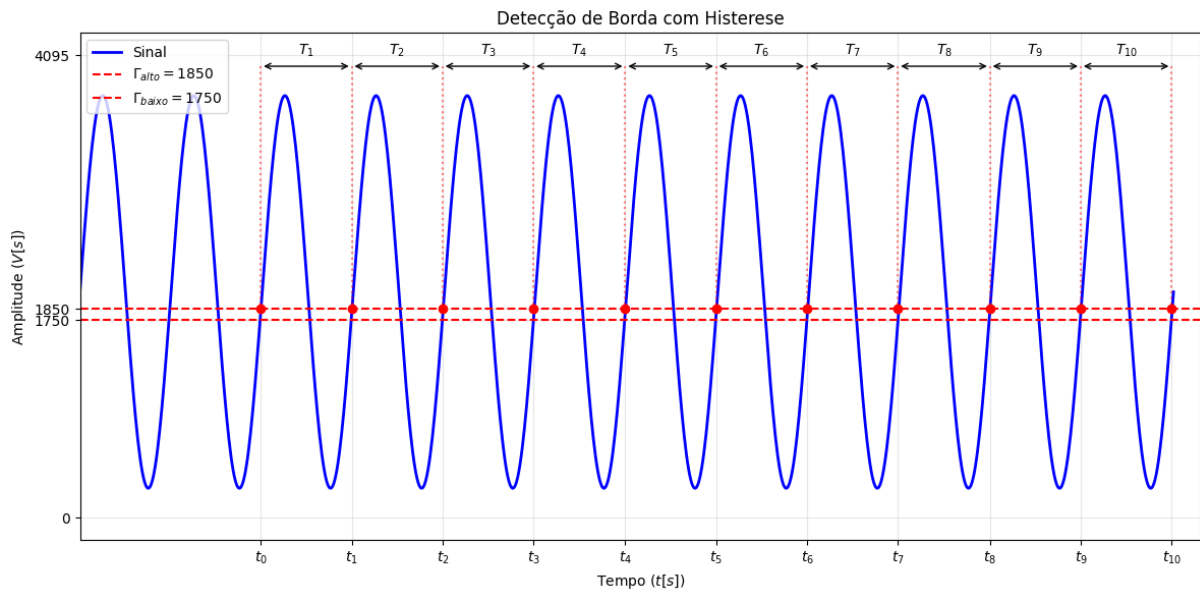
$$T_k = t_k - t_{k-1} \quad \text{para } k \geq 1 \quad (3.7)$$

A partir desses valores, o período médio \bar{T} é calculado por uma média móvel de $M = 10$ amostras:

$$\bar{T} = \frac{1}{M} \sum_{i=0}^{M-1} T_i \quad (3.8)$$

A Figura 17 ilustra a análise dos últimos períodos. A senoide é apresentada com os limiares de histerese (linhas tracejadas). As bordas de subida são marcadas por traços verticais vermelhos, com os períodos (T_1 a T_{10}) indicados por setas horizontais, representando os intervalos utilizados no cálculo da média móvel para determinação da frequência.

Figura 17 – Períodos entre as dez últimas bordas de subida.



Fonte: Elaborado pelo autor, 2025.

A frequência instantânea f é obtida por:

$$f = \frac{1000}{\bar{T}} \quad [\text{Hz}], \quad (3.9)$$

onde \bar{T} está em milissegundos. O resultado obtido é formatado e transmitido via USB a cada novo cálculo.

Esse processo possibilita ao usuário ajustar manualmente a frequência do oscilador por meio de um potenciômetro, acompanhando em tempo real os valores atualizados diretamente na interface gráfica. Isso permite uma calibração precisa e facilita a configuração experimental da rede de osciladores.

3.4 Desenvolvimento da Interface para Ajuste de Topologias

O *software* foi projetado para interagir com osciladores acoplados por meio do microcontrolador STM32, com o objetivo de aprimorar a configuração de topologias, realizando a ligação das conexões entre osciladores automaticamente e permitindo visualizar e ajustar as frequências de oscilação de forma intuitiva e eficiente. As principais funcionalidades implementadas na interface gráfica são:

- **Definição de Topologia:** O usuário pode adicionar osciladores (nós) e conexões (arestas) na rede, configurando suas frequências e conexões via interface gráfica. Cada nó representa um oscilador, enquanto as arestas representam conexões que podem ser unidirecionais ou bidirecionais, tendo a possibilidade de alterar o seu tipo e direção.
- **Envio da Configuração ao Microcontrolador:** Após definir a rede, a matriz de acoplamento correspondente é gerada automaticamente e enviada ao microcontrolador via USB, que realiza o chaveamento das conexões entre os osciladores.
- **Ajuste de Frequência dos Osciladores:** Ao clicar em um nó e selecionar a opção "Ajustar Frequência", o usuário pode visualizar a frequência medida do oscilador selecionado. A interface exibe um indicador analógico que mostra a diferença entre a frequência atual e a frequência desejada, permitindo que o usuário ajuste a frequência girando um potenciômetro no circuito até alcançar o valor adequado.

As topologias criadas podem ser salvas em arquivos para uso futuro, permitindo que o usuário carregue configurações previamente definidas. Ao selecionar a opção de iniciar o experimento, a matriz definida é então enviada ao STM32, responsável pelo ajuste das conexões físicas entre os osciladores.

O desenvolvimento do *software* utilizou diversas bibliotecas do ecossistema Python, escolhidas por suas funcionalidades e adequação às necessidades do projeto. A biblioteca `PyQt5` (RIVERBANK COMPUTING LIMITED, 2024) foi utilizada como base para toda a criação da interface gráfica, fornecendo os componentes gráficos e interações com o sistema, como o salvamento e carregamento de arquivos. Outra biblioteca essencial foi a `PySerial` (LIECHTI, 2020), utilizada para a conexão e comunicação serial entre o microcontrolador STM32 e o programa em Python através da porta COM.

A aplicação desenvolvida oferece uma interface robusta e completa para configuração, controle e análise de redes de osciladores acoplados, permitindo a realização de experimentos em tempo real com topologias dinâmicas. A modularidade do código facilita futuras expansões e a aplicação do sistema em experimentos mais complexos no futuro.

4 RESULTADOS

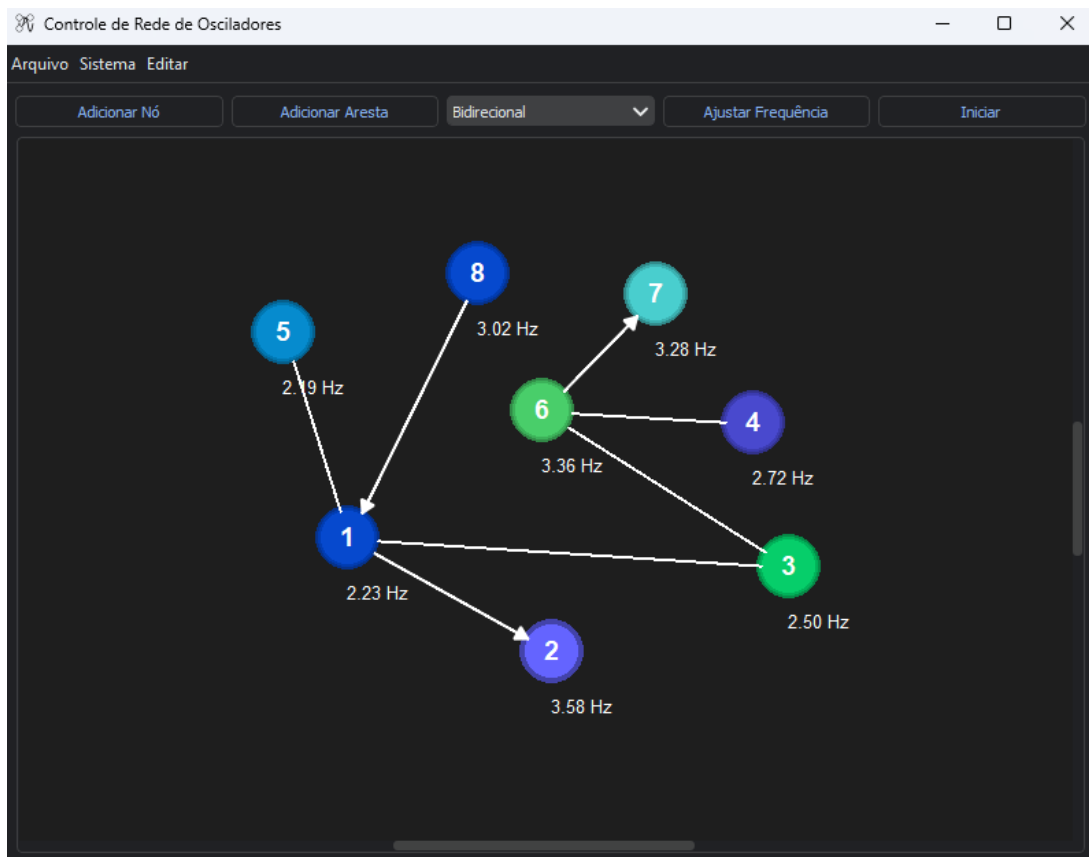
Neste capítulo, são apresentados os resultados obtidos com a plataforma desenvolvida, avaliando sua funcionalidade, precisão e eficiência no ajuste automático da rede de osciladores. Foram realizados testes para validar a interface gráfica e suas funcionalidades, verificar a precisão da medição de frequência e comparar o desempenho da rede ajustada manualmente e automaticamente, validando formas de onda e parâmetro de ordem médio.

Os códigos completos do projeto, incluindo o *software* da interface gráfica e o *firmware* do microcontrolador, estão disponíveis publicamente no site GitHub (BITTENCOURT, 2025).

4.1 Apresentação da Interface Gráfica

A interface desenvolvida permite ao usuário configurar a topologia da rede de osciladores de maneira intuitiva, inserindo e ajustando os nós da rede e adicionando conexões entre eles, podendo ser direcionadas ou bidirecionais. A Figura 18 exibe a tela principal da aplicação, destacando os principais componentes: adição de nós, adição de arestas, ajuste de frequência e início do experimento.

Figura 18 – Interface gráfica para ajuste de topologias.



Fonte: Elaborado pelo autor, 2025.

Visando aprimorar a experiência do usuário, a interface suporta diversos atalhos de teclado, como CTRL+Z para desfazer ações, CTRL+Y para refazer e DELETE para remover nós ou arestas. Adicionalmente, a interface permite salvar e carregar configurações de topologia, oferecendo flexibilidade para futuras modificações e experimentações.

As topologias são salvas em arquivos no formato JSON, com extensão .net, e contêm detalhes sobre cada nó, incluindo seu ID, posição, frequência e cor, bem como informações sobre as arestas, como o nó inicial, nó final e a direcionalidade das conexões, como pode ser conferida na função ilustrada na Figura 19. Essa organização facilita a manipulação e o reaproveitamento das redes criadas.

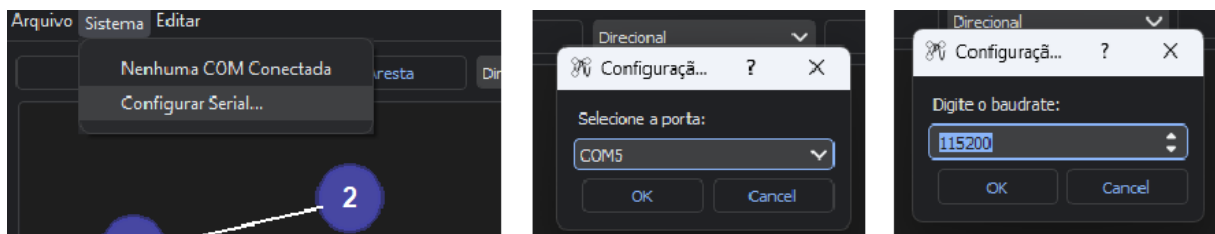
Figura 19 – Função para salvar topologias executada pelo programa.

```
478     def save_configuration(self, filename):
479         config = {
480             'nodes': [{ 'id': node.id,
481                       'x': node.pos().x(),
482                       'y': node.pos().y(),
483                       'frequency': node.frequency,
484                       'color': node.default_color.name()} for node in self.nodes],
485             'edges': [{ 'start_node': edge.start_node.id,
486                       'end_node': edge.end_node.id,
487                       'bidirectional': edge.bidirectional} for edge in self.edges]
488         }
489         with open(filename, 'w') as f:
490             json.dump(config, f)
```

Fonte: BITTENCOURT, 2025.

A conexão com o microcontrolador é feita na opção "Sistema", selecionando "Configurar Serial...". Uma nova tela será aberta onde o usuário deverá escolher a porta COM, criada pelo protocolo CDC do STM32 e responsável pela interface de comunicação entre o programa e o microcontrolador. Em seguida, ele deverá também informar o *baudrate* da transferência de dados, sendo por padrão 115200 bps (bits por segundo). A configuração é ilustrada na Figura 20.

Figura 20 – Configuração da comunicação serial com o microcontrolador.

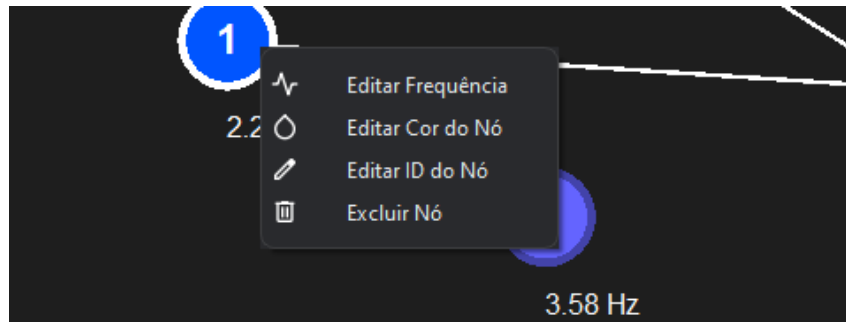


Fonte: Elaborado pelo autor, 2025.

Um novo nó pode ser criado selecionando a opção "Adicionar Nó" e clicando com o botão esquerdo do mouse na posição desejada. Ao selecionar um nó e pressionar o botão direito, um menu de configuração do nó é aberto com as seguintes opções: "Editar Frequência", "Editar

Cor do Nó", "Editar ID do Nó" e "Excluir Nó", como é mostrado na Figura 21. A frequência definida servirá como referência para a configuração nessa funcionalidade.

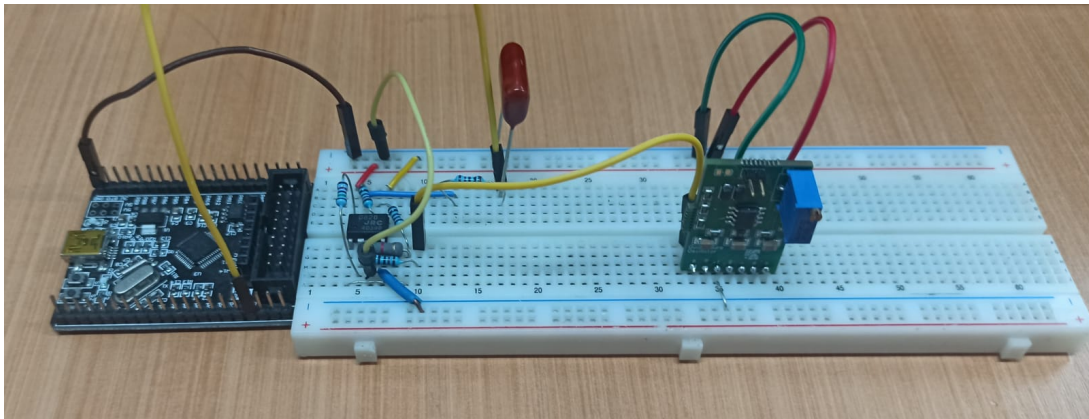
Figura 21 – Opções de ajustes dos nós.



Fonte: Elaborado pelo autor, 2025.

A frequência definida no nó pode ser ajustada no oscilador eletrônico através da opção "Ajustar Frequência". Para isso, um nó deve ser selecionado e a porta serial do microcontrolador deve estar conectada corretamente. Além disso, o oscilador deve estar inserido nos terminais de medição de frequência, como mostrado na Figura 22.

Figura 22 – Circuito de medição de frequência montado em bancada.



Fonte: Elaborado pelo autor, 2025.

Ao selecionar a função de ajuste, uma janela será aberta, exibindo o indicador de frequência, bem como a frequência atual e a desejada (Figura 23). Esse ajuste pode ser realizado girando o potenciômetro do oscilador conectado.

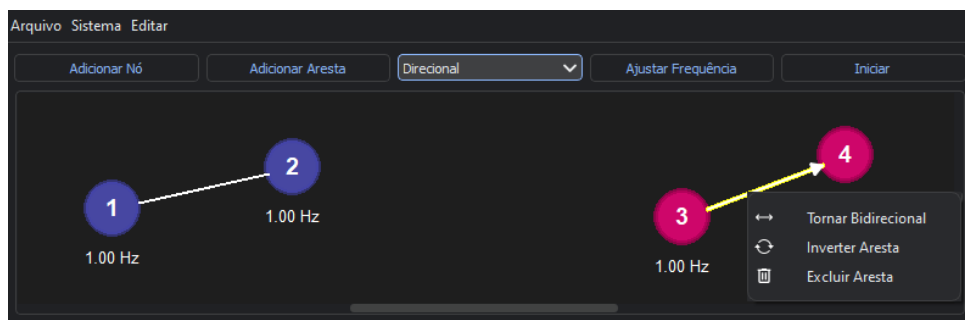
Figura 23 – Tela de ajuste de frequência.



Fonte: Elaborado pelo autor, 2025.

Para conectar nós, o usuário deverá clicar na opção "Adicionar Aresta" e selecionar dois nós distintos em sequência. A direcionalidade da aresta pode ser ajustada na opção ao lado e, caso a opção selecionada seja "Direcional", o primeiro nó será o falante e o segundo o ouvinte. Também é possível configurar a aresta com um menu, aberto com o botão direito do mouse assim como nos nós, podendo, através dele, inverter a direção de comunicação, alterar a direcionalidade e excluir a aresta. A Figura 24 ilustra essas opções de adição e ajuste de arestas.

Figura 24 – Opções de ajustes das arestas.



Fonte: Elaborado pelo autor, 2025.

Cada nó recebe um ID único, que é auto-incrementado a cada nova adição. Caso um nó seja excluído, seu ID será reutilizado pelo próximo nó adicionado, garantindo a manutenção da sequência. Essa organização é importante para a geração correta da matriz de adjacência da rede, a qual é utilizada pelo sistema para configurar automaticamente as conexões entre os osciladores.

A matriz de adjacência é gerada através de uma função que organiza os nós por ID antes de criar a matriz e define as conexões conforme a estrutura da rede. Essa matriz é enviada ao microcontrolador via USB ao acionar o botão "Iniciar", permitindo que ele ative os acoplamentos de acordo com a configuração estabelecida na interface gráfica. Se a matriz for recebida pelo microcontrolador e as conexões modificadas com sucesso, a mensagem "A matriz de acoplamento foi enviada e recebida com sucesso." é apresentada.

4.2 Validação da Medição de Frequência

Para avaliar a precisão da medição de frequência realizada pelo software, foi feita uma comparação com medições obtidas utilizando um osciloscópio Tektronix MSO 2014B. O teste consistiu em conectar um oscilador ao sistema e medir sua frequência na interface em diferentes pontos ao longo da faixa operacional, variando de 1,0 Hz a 4,5 Hz em incrementos de 0,5 Hz. Esse valor foi comparado com a medição do osciloscópio, com o objetivo de verificar a correspondência entre as leituras do software e as medições feitas por ele, analisando possíveis desvios.

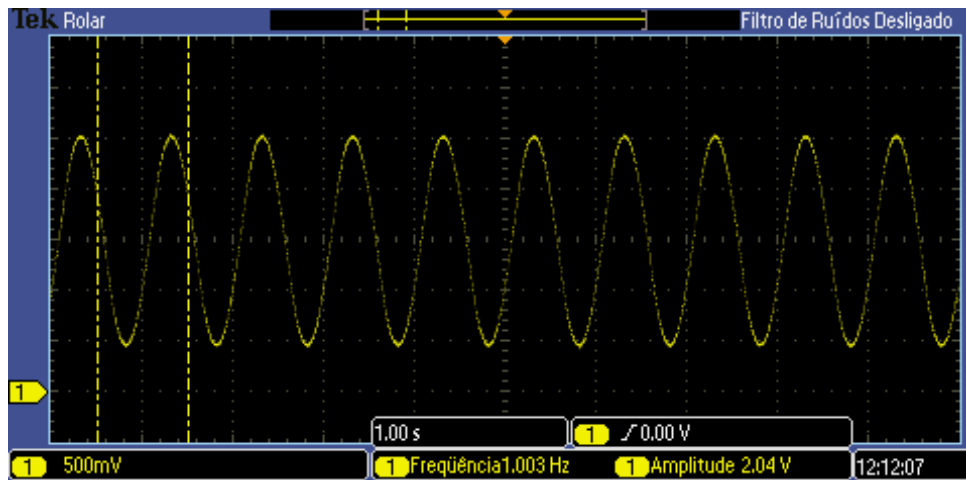
A Figura 25 ilustra a medição realizada pelo software para uma frequência ajustada de 1,0 Hz, enquanto a Figura 26 apresenta a medição desse mesmo oscilador no osciloscópio. As demais frequências podem ser conferidas na Tabela 5, que apresenta os valores medidos pelo software e pelo osciloscópio para cada frequência ajustada, além do erro percentual relativo entre as medições, calculado pela seguinte fórmula:

$$\text{Erro (\%)} = \left| \frac{\text{Medição (Software)} - \text{Medição (Osciloscópio)}}{\text{Medição (Osciloscópio)}} \right| \times 100. \quad (4.1)$$

Figura 25 – Medição de frequência de 1 Hz pelo software.



Figura 26 – Medição de frequência de 1 Hz pelo osciloscópio.



Fonte: Elaborado pelo autor, 2025.

Tabela 5 – Comparação entre as frequências medidas pelo software e pelo osciloscópio.

Frequência (Hz)	Medição (Software) (Hz)	Medição (Osciloscópio) (Hz)	Erro (%)
1,00	1,000	1,003	0,30
1,50	1,501	1,499	0,13
2,00	2,000	2,001	0,05
2,50	2,500	2,509	0,36
3,00	3,003	3,003	0,00
3,50	3,496	3,503	0,20
4,00	4,000	4,008	0,30
4,50	4,504	4,499	0,20

Fonte: Elaborado pelo autor, 2025.

Os resultados mostram que a medição realizada pelo software apresenta um erro inferior a 0,36% em todos os casos, tendo um erro médio de 0,20%, indicando alta precisão. Esse pequeno desvio pode ser atribuído a fatores como a precisão do próprio oscilador ou pequenas variações no ajuste da frequência.

Os testes demonstraram que a medição de frequência do software desenvolvido apresenta alta precisão e pouca variação em relação ao osciloscópio, validando sua funcionalidade para os experimentos propostos.

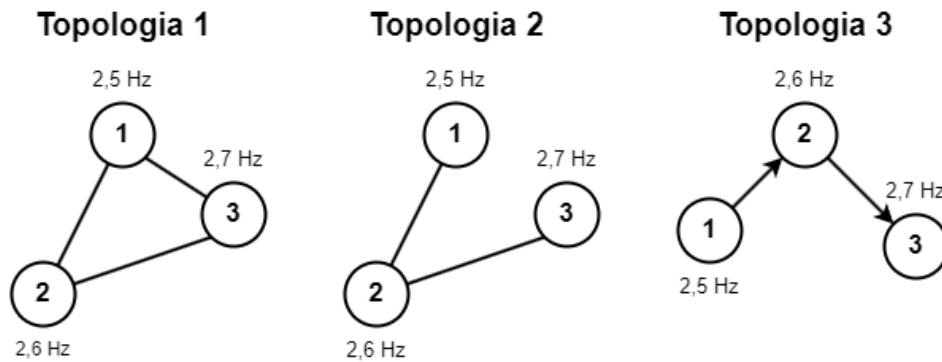
4.3 Comparação entre Redes Ajustadas Manualmente e Automaticamente

Nesta seção, são apresentados os resultados da comparação entre redes de osciladores configuradas manualmente e automaticamente pelo sistema desenvolvido. O objetivo é verificar se a configuração automática reproduz com fidelidade as conexões e características da rede

ajustada manualmente. Para essa análise, foram testadas três topologias distintas: uma rede em anel bidirecional, uma topologia bidirecional genérica e uma topologia direcional.

A Figura 27 apresenta os grafos correspondentes a cada uma dessas topologias. Para favorecer o sincronismo dos osciladores quando acoplados, suas frequências foram ajustadas para valores próximos. O oscilador 1 foi configurado para operar em 2,50Hz, o oscilador 2 em 2,60Hz e o oscilador 3 em 2,40Hz.

Figura 27 – Topologias testadas nos experimentos.

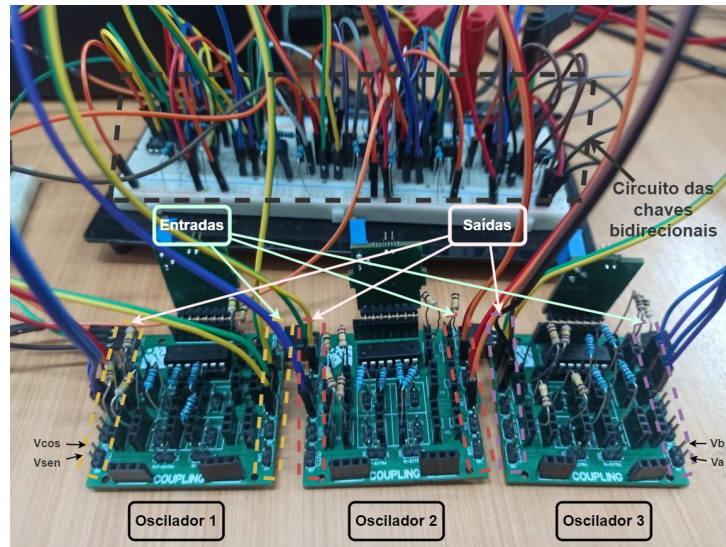


Fonte: Elaborado pelo autor, 2025.

O circuito de acoplamento seguiu os esquemas descritos nas figuras 8 e 9, onde os resistores R , posicionados entre a saída dos osciladores e o somador de entrada dos osciladores conectados, e R_o , situados entre a saída dos somadores e as entradas dos osciladores, foram mantidos fixos em $100k\Omega$. Os resistores de realimentação do somador em todas as conexões, R_f , foram definidos como $10k\Omega$ de forma a garantir uma força de acoplamento relativamente alta, conforme determinado pela Equação 2.6, resultando em um fator de acoplamento aproximado de $k = 1,36$.

A Figura 28 apresenta uma fotografia do circuito montado em bancada, que seguiu o esquemático do circuito detalhado na Subseção 3.1.2. As saídas do PCF8574 foram conectadas aos resistores de base R_b dos transistores, representados na Figura 11, para permitir o acionamento das chaves bilaterais pelo microcontrolador.

Figura 28 – Fotografia do circuito montado em bancada.



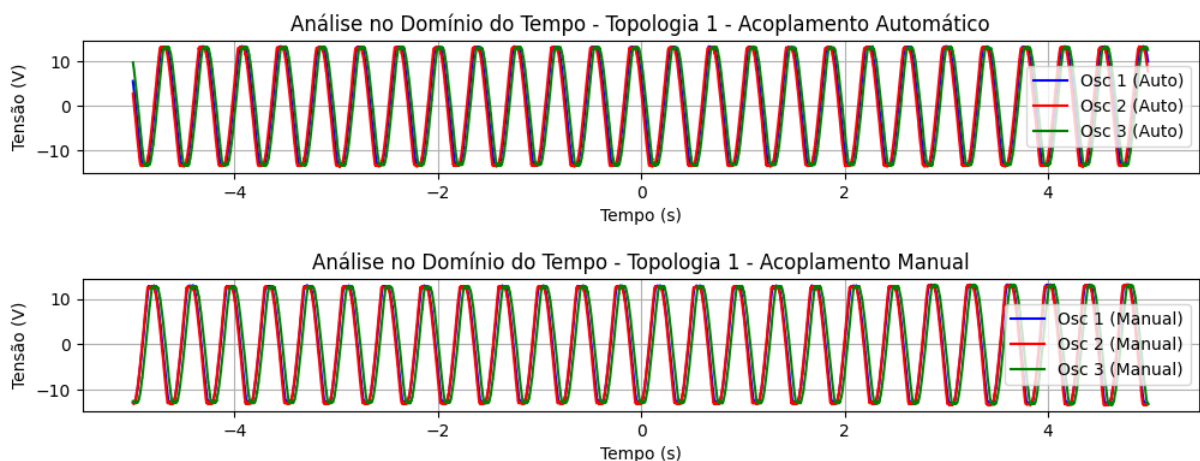
Fonte: Elaborado pelo autor, 2025.

As medições dos sinais foram realizadas utilizando um osciloscópio Tektronix MSO 2014B, e os dados foram gravados no formato CSV (*Comma Separated Variables*).

4.3.1 Comparação Visual das Formas de Onda

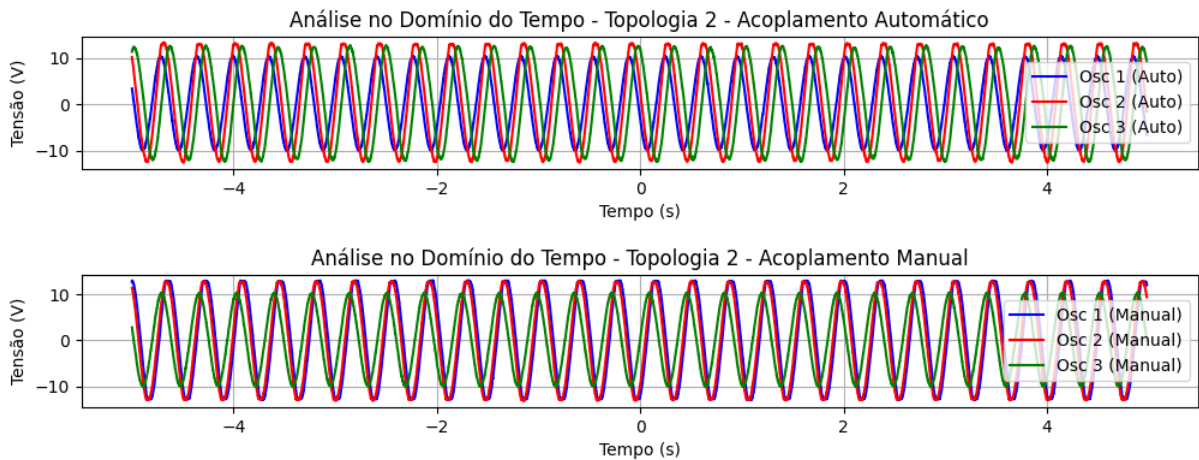
As figuras 29, 30 e 31 apresentam as formas de onda obtidas para cada topologia, permitindo uma análise comparativa entre as redes configuradas com acoplamento automático e com acoplamento manual. No primeiro caso, as conexões entre os osciladores são gerenciadas dinamicamente pelo microcontrolador, enquanto no segundo, as ligações são realizadas manualmente por meio de cabos conectando as entradas e saídas dos circuitos. Essa comparação possibilita avaliar o impacto da automatização na estabilidade e na qualidade das oscilações geradas.

Figura 29 – Comparação das formas de onda para a Topologia 1.



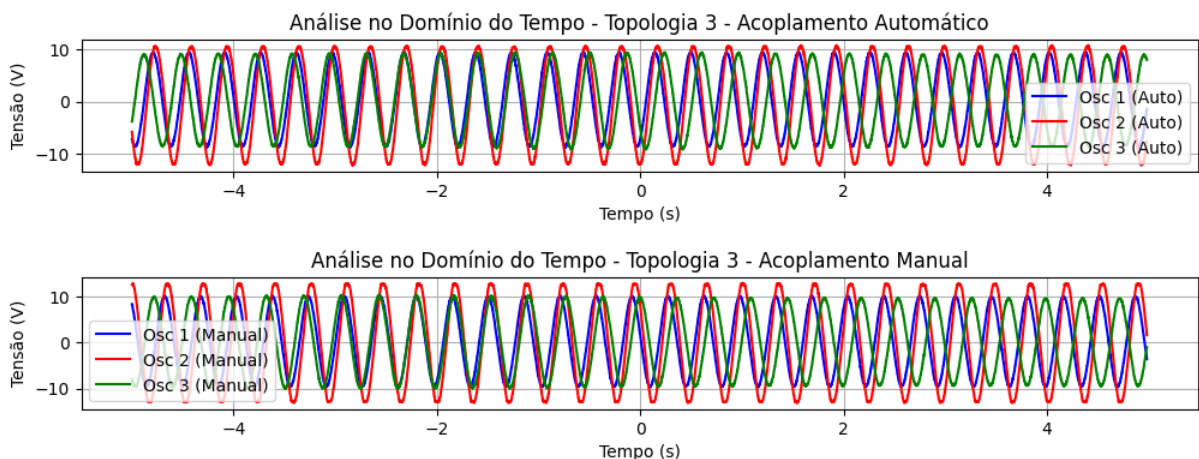
Fonte: Elaborado pelo autor, 2025.

Figura 30 – Comparação das formas de onda para a Topologia 2.



Fonte: Elaborado pelo autor, 2025.

Figura 31 – Comparação das formas de onda para a Topologia 3.



Fonte: Elaborado pelo autor, 2025.

A análise visual indica que, de forma geral, as formas de onda das redes ajustadas manual e automaticamente apresentam características semelhantes, mantendo amplitude e comportamento oscilatório consistentes.

A Topologia 1 apresentou a maior semelhança entre os sinais nas duas configurações, tanto em amplitude quanto em frequência. Esse comportamento pode estar relacionado ao fato de ser a rede de maior grau testada, com todos os osciladores conectados entre si, proporcionando um acoplamento mais forte. Na Topologia 2, observou-se uma pequena diferença na amplitude do oscilador 1, que se manteve ligeiramente inferior no ajuste automático. Apesar disso, frequência e sincronismo foram preservados. A diferença de fase entre os osciladores 1 e 2 em relação ao oscilador 3 também variou ligeiramente entre os modos manual e automático, com um pequeno atraso no primeiro caso e um adiantamento no segundo. Já na Topologia 3, as frequências

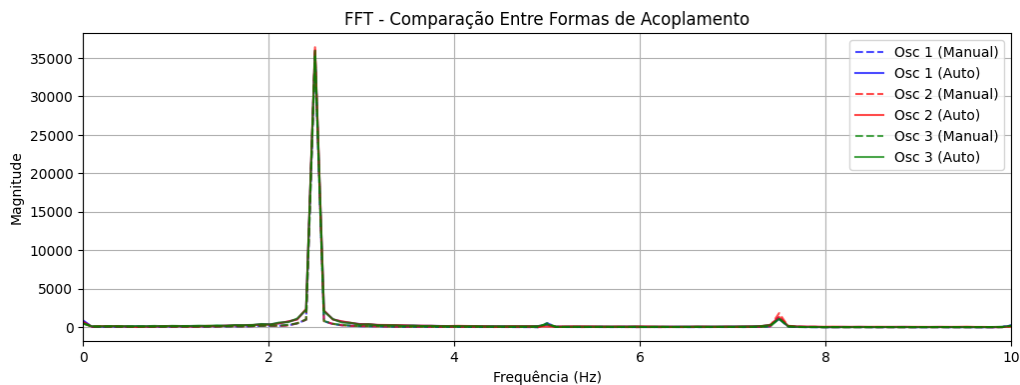
e o sincronismo se mantiveram praticamente idênticos, sendo a principal diferença um leve deslocamento para baixo da curva do oscilador 3 no ajuste automático.

Essas variações de amplitude não comprometem significativamente os cálculos de frequência e coerência de fase, pois são fenômenos comuns mesmo em montagens manuais, resultantes de pequenas discrepâncias nos componentes e no acoplamento entre os osciladores. Uma possível explicação para essas diferenças é a sensibilidade dos osciladores às condições iniciais, como a carga dos capacitores, quando acoplados, o que pode levar a amplitudes distintas em experimentos idênticos ao conectá-los em rede. Esse efeito sugere a necessidade de investigações futuras para compreender melhor sua origem e impacto no comportamento dinâmico da rede.

4.3.2 Análise Espectral e Parâmetro de Ordem

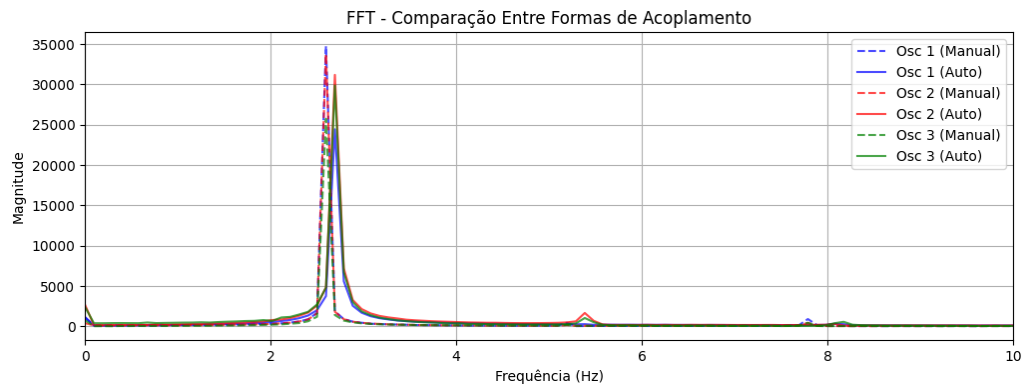
A Transformada Rápida de Fourier (FFT) foi aplicada aos sinais medidos para comparar os espectros de frequência das redes ajustadas manualmente e automaticamente. O objetivo dessa análise é verificar se o processo de chaveamento eletrônico afeta a frequência de oscilação ou a magnitude dos sinais dos osciladores. As figuras 32, 33 e 34 apresentam os espectros obtidos para cada topologia, onde os sinais tracejados representam os osciladores acoplados manualmente, enquanto os sinais contínuos correspondem à configuração automática.

Figura 32 – Comparação das Transformadas de Fourier para a Topologia 1.



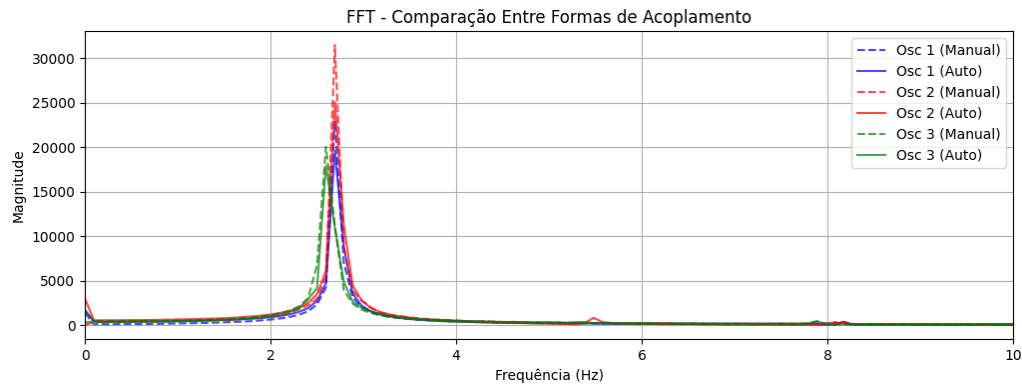
Fonte: Elaborado pelo autor, 2025.

Figura 33 – Comparação das Transformadas de Fourier para a Topologia 2.



Fonte: Elaborado pelo autor, 2025.

Figura 34 – Comparação das Transformadas de Fourier para a Topologia 3.



Fonte: Elaborado pelo autor, 2025.

Os resultados da FFT indicam que as frequências de oscilação permaneceram essencialmente próximas em ambas as configurações, evidenciando que o circuito de chaveamento não tem grande interferência na estabilidade das oscilações. Na Topologia 1, todos os osciladores oscilaram exatamente nas mesmas frequências. Na Topologia 2, as frequências no modo manual foram ligeiramente inferiores às do modo automático, apresentando diferenças na ordem de 0,1 Hz, exceto para o oscilador 3, que no ajuste manual oscilou 0,1 Hz acima do automático. Já na Topologia 3, as frequências permaneceram idênticas, sendo observada apenas uma pequena diferença na magnitude do oscilador 2, com um valor ligeiramente maior na configuração manual (Oscilador 2 - Manual: $M_{\text{máx}} = 31460,0049$, $f = 2,6923$ Hz; Automático: $M_{\text{máx}} = 25086,6148$, $f = 2,6923$ Hz).

Para avaliar quantitativamente o grau de sincronização entre os osciladores, foi calculado o parâmetro de ordem \bar{R} , definido como a média da coerência de fase R (Eq. 2.2) ao longo do tempo. A fase instantânea de cada oscilador, $\theta_j(t)$, foi extraída por meio da Transformada de Hilbert, utilizando a biblioteca NumPy no Python. A média temporal do parâmetro de coerência de fase é então calculada como:

$$\bar{R} = \frac{1}{T} \sum_{i=1}^T R. \quad (4.2)$$

A Tabela 6 apresenta os valores médios do parâmetro de coerência de fase para cada topologia, comparando as configurações manual e automática.

Tabela 6 – Parâmetro de ordem das topologias.

Topologia	Manual	Automático
1	0,9660	0,9720
2	0,8843	0,7736
3	0,6895	0,6796

Fonte: Elaborado pelo autor, 2025.

Os resultados mostram que, de modo geral, a coerência de fase foi preservada nas redes ajustadas automaticamente, mantendo o sincronismo entre os osciladores. Na Topologia 1, a diferença entre os valores médios foi insignificante, evidenciando que a rede manteve alto grau de sincronização independente do método de ajuste. Na Topologia 3, o sincronismo também foi preservado, com uma variação também mínima entre os valores manual e automático.

A maior discrepância foi observada na Topologia 2, onde a coerência de fase foi menor na configuração automática. Essa diferença pode estar associada ao comportamento do oscilador 2, que apresentou uma pequena variação na fase ao longo do tempo. No entanto, a frequência de oscilação foi mantida sincronizada, o que sugere que a alteração no parâmetro de ordem se deve a pequenos deslocamentos de fase e não a mudanças estruturais na dinâmica da rede.

Em síntese, os resultados confirmam que o sistema de chaveamento eletrônico não impacta significativamente o sincronismo dos osciladores, garantindo que a plataforma desenvolvida seja eficaz na configuração automatizada das topologias testadas.

5 CONCLUSÃO E TRABALHOS FUTUROS

Neste trabalho, foi desenvolvida uma plataforma para ajuste automático de topologias em redes de osciladores eletrônicos, permitindo a configuração dinâmica das conexões entre os osciladores por meio de chaves eletrônicas controladas por um microcontrolador STM32. A interface gráfica desenvolvida possibilitou ao usuário definir e visualizar a topologia da rede de forma intuitiva, além de ajustar a frequência de oscilação de cada nó.

A validação experimental demonstrou que a plataforma é capaz de ajustar corretamente as conexões entre os osciladores, garantindo que as redes configuradas automaticamente apresentam comportamento coerente com aquelas montadas manualmente. A comparação das formas de onda revelou que o chaveamento das conexões não interfere na qualidade dos sinais oscilatórios, e a medição de frequência foi validada por meio de um osciloscópio, apresentando erros inferiores a 0,4%, o que confirma a precisão do ajuste de frequência realizado pela interface.

Embora a plataforma tenha se mostrado funcional e eficiente para auxiliar na configuração das redes, algumas limitações foram identificadas. A ausência de um sistema de medição integrado diretamente ao microcontrolador restringiu a capacidade de análise em tempo real, tornando necessária a utilização de um osciloscópio externo para obtenção dos sinais. Além disso, o ajuste da força de acoplamento ainda é realizado manualmente por meio da modificação dos resistores R , R_f e R_o do somador inversor nas entradas dos osciladores (Figura 4). Isso limita a realização de experimentos automatizados que envolvem a variação desse parâmetro ao longo do tempo.

Diante desses aspectos, o presente trabalho serviu como um passo inicial no desenvolvimento de uma ferramenta que pode ser expandida para proporcionar experimentos mais avançados e dinâmicos em redes de osciladores eletrônicos.

5.1 Trabalhos Futuros

Para aprimorar a plataforma desenvolvida, diversas melhorias podem ser implementadas. Uma das principais evoluções consiste na integração de um sistema de medição e gravação dos sinais diretamente no microcontrolador, utilizando conversores analógico-digitais (A/D). Dessa forma, os sinais dos osciladores poderiam ser capturados e analisados em tempo real pela interface gráfica, sem a necessidade de um osciloscópio externo. Essa implementação possibilitaria o cálculo automático de parâmetros como frequência e fase instantânea dos osciladores, coerência de fase e a evolução do parâmetro de ordem ao longo dos experimentos.

Outro aprimoramento relevante seria a inclusão de um sistema de ajuste automático de frequência e força de acoplamento por meio de potenciômetros digitais. Atualmente, esses parâmetros precisam ser ajustados manualmente, o que pode limitar a flexibilidade dos experimentos. Com o controle automatizado, seria possível implementar redes com topologias variantes no tempo, permitindo a alteração dinâmica da frequência dos osciladores e da intensidade do acoplamento ao longo do experimento. Isso tornaria viável a realização de estudos mais avançados

sobre a influência desses fatores na sincronização da rede.

A automação de experimentos também representa uma importante linha de desenvolvimento para trabalhos futuros. Caso o sistema de medição e ajuste automático seja implementado, seria possível estruturar rotinas experimentais completas sem a necessidade de intervenção manual. O usuário poderia definir um conjunto de condições iniciais, como faixas de frequência e valores de força de acoplamento, e o sistema realizaria automaticamente as medições em tempos pré-determinados. Dessa forma, ao final do experimento, os resultados poderiam ser apresentados em gráficos, como a evolução do parâmetro de ordem em função da frequência ou da força de acoplamento, além da possibilidade de armazenamento dos dados para análises posteriores.

Por fim, a escalabilidade da plataforma deve ser aprimorada para permitir o estudo de redes com um maior número de osciladores. A complexidade do circuito de chaveamento e das conexões físicas entre os osciladores impõe um limite na quantidade de elementos que podem ser conectados simultaneamente. A otimização do hardware e a miniaturização dos circuitos possibilitariam a implementação de redes maiores e mais complexas, ampliando as possibilidades de experimentação e estudo de sistemas dinâmicos acoplados.

Com essas melhorias, a plataforma poderá se transformar em uma ferramenta robusta e versátil para o estudo de redes de osciladores eletrônicos, mesmo para pesquisadores que não tenham um conhecimento anterior em eletrônica, permitindo a realização de experimentos automatizados e análises aprofundadas sobre sincronização e dinâmicas coletivas em sistemas oscilatórios.

REFERÊNCIAS

- ARM EDITORIAL TEAM. **The Official History of Arm**. 2023. Disponível em: <<https://newsroom.arm.com/blog/arm-official-history>>. Acesso em: 13 abr. 2024.
- BARABÁSI, A. L. **Linked**: How everything is connected to everything else and what it means for business, science, and everyday life. New York: Plume Books, 2003. 294 p. ISBN 0452284392.
- BICK, C.; PANAGGIO, M. J.; MARTENS, E. A. Chaos in kuramoto oscillator networks. **Chaos**, v. 28, n. 7, 2018. ISSN 10541500. Disponível em: <<http://dx.doi.org/10.1063/1.5041444>>. Acesso em: 8 abr. 2024.
- BITTENCOURT, V. H. S. **Projeto Software Acoplamento - Controle de Rede de Osciladores de Quadratura**. 2025. Disponível em: <<https://github.com/Orwell2002/projeto-software-acoplamento>>. Acesso em: 30 jan. 2025.
- BITTENCOURT, V. H. S.; JUNIOR, W. C. S.; DIAS, A. C. B.; AGUIRRE, L. A.; FREITAS, L. Influência da topologia na emergência de sincronismo explosivo em redes de osciladores. **Anais eletrônicos do XXV Congresso Brasileiro de Automática (CBA)**, Sociedade Brasileira de Automática (SBA), Rio de Janeiro, v. 4, n. 1, 2024. Disponível em: <https://www.sba.org.br/cba2024/papers/paper_3598.pdf>. Acesso em: 20 out. 2024.
- BITTENCOURT, V. H. S.; JUNIOR, W. C. S.; MONTANARI, A. N.; FREITAS, L. Projeto, construção e modelagem não linear do oscilador de quadratura. **Anais eletrônicos SBAI2023 e SBSE2023**, Sociedade Brasileira de Automática (SBA), Manaus, v. 1, n. 2, 2023. Disponível em: <<https://doi.org/10.20906/SBAI-SBSE-2023/3854>>. Acesso em: 20 out. 2024.
- BOYLESTAD, R.; NASHELSKY, L. **Electronic Devices and Circuit Theory**. 11. ed. New Jersey, USA: Pearson, 2016. ISBN 9780132622264.
- DIAS, A. C. B.; JUNIOR, W. C. S.; BITTENCOURT, V. H. S.; FREITAS, L.; AGUIRRE, L. A. Verificação experimental de estados de quimera em redes de osciladores de quadratura. **Anais eletrônicos do XXV Congresso Brasileiro de Automática (CBA)**, Sociedade Brasileira de Automática (SBA), Rio de Janeiro, v. 4, n. 1, 2024. Disponível em: <https://www.sba.org.br/cba2024/papers/paper_3004.pdf>. Acesso em: 20 out. 2024.
- DÖRFLER, F.; CHERTKOV, M.; BULLO, F. Synchronization in complex oscillator networks and smart grids. **Proceedings of the National Academy of Sciences**, National Acad Sciences, v. 110, n. 6, p. 2005–2010, 2013.
- GABAY, J. Analog switches and muxes for sensor arrays. **Electronic Products Magazine**, 2013. Disponível em: <<https://www.digikey.com/en/articles/analog-switches-and-muxes-for-sensor-arrays>>. Acesso em: 15 jul. 2024.
- GRAEME, J.; TOBEY, G.; HUELSMAN, L. **Operational Amplifiers: Design and Applications**. New York: McGraw-Hill Book Company, 1971.
- HAKEN, H. **Brain Dynamics**: Synchronization and activity patterns in pulse-coupled neural nets with delays and noise. Heidelberg, Alemanha: Springer Berlin, 2002. 249 p. ISSN 01727389.
- KURAMOTO, Y. Self-entrainment of a population of coupled non-linear oscillators. **Mathematical Problems in Theoretical Physics**, v. 39, p. 420, 1975.

_____. **Chemical Oscillations, Waves, and Turbulence**. Heidelberg, Alemanha: Springer-Verlag Berlin, 1984. 158 p. ISBN 9783642696893.

LIECHTI, C. **Python Serial Port Extension**. 2020. Disponível em: <<https://pypi.org/project/pyserial/>>. Acesso em: 30 jan. 2025.

MONTANARI, A. N.; FREITAS, L.; TORRES, L. A.; AGUIRRE, L. A. Phase synchronization analysis of bridge oscillators between clustered networks. **Nonlinear Dynamics**, Springer, v. 97, p. 2399–2411, 2019.

MOTOROLA. **BC549B,C and BC550B,C Low Noise Transistors**: Npn silicon. Phoenix, EUA, 1996. 4 p. Disponível em: <https://www.mouser.com/datasheet/2/308/bc549b-d-1190618.pdf?srsltid=AfmBOooLRb9MD2By-_OKyhCkzTJFZGk-ryzTU88dxOKPvmgR8-oyxV1Z>. Acesso em: 15 jul. 2024.

MOTTER, A. E.; MYERS, S. A.; ANGHEL, M.; NISHIKAWA, T. Spontaneous synchrony in power-grid networks. **Nature Physics**, Nature Publishing Group, v. 9, p. 191, 2013.

RIVERBANK COMPUTING LIMITED. **PyQt5**: Python bindings for qt v5. 2024. Disponível em: <<https://pypi.org/project/PyQt5/>>. Acesso em: 30 jan. 2025.

RODRIGUES, F. A. **Caracterização, classificação e análise de redes complexas**. Tese (Doutorado) — Universidade de São Paulo, Instituto de Física de São Carlos, Departamento de Física e Informática, São Carlos, 2007. Orientador: Prof. Dr. Luciano da Fontoura Costa.

RODRIGUES, F. A.; PERON, T. K. D.; JI, P.; KURTHS, J. The kuramoto model in complex networks. **Physics Reports**, Elsevier, v. 610, p. 1–98, 2016.

SEDRA, A.; SMITH, K. **Microelectronic Circuits**. New York: Oxford University Press, 2014.

STMICROELECTRONICS. **STM32F103x8 and STM32F103xB Types**: Medium-density performance line arm®-based 32-bit mcu with 64 or 128 kb flash, usb, can, 7 timers, 2 adcs, 9 com. interfaces. Genebra, Suíça, 2023. Disponível em: <<https://www.st.com/en/microcontrollers-microprocessors/stm32f103c8.html>>. Acesso em: 15 abr. 2024.

STROGATZ, S. H.; STEWART, I. Coupled oscillators and biological synchronization. **Scientific American**, v. 12, p. 68–75, 1993.

TEXAS INSTRUMENTS. **PCF8574 Remote 8-Bit I/O Expander for I2C Bus**. Dallas, EUA, 2015. 44 p. Disponível em: <<https://www.ti.com/lit/ds/symlink/pcf8574.pdf>>. Acesso em: 15 jul. 2024.

_____. **CD4016B Types**: Cmos quad bilateral switch. Dallas, EUA, 2024. 16 p. Disponível em: <<https://www.ti.com/lit/ds/symlink/cd4016b.pdf>>. Acesso em: 15 jul. 2024.

_____. **CD4066B CMOS Quad Bilateral Switch**. Dallas, EUA, 2024. 21 p. Disponível em: <<https://www.ti.com/lit/ds/symlink/cd4066b.pdf>>. Acesso em: 15 jul. 2024.

_____. **TMUX621x 36 V, Low-RON, 1:1 (SPST), 4-Channel Precision Switches with 1.8 V Logic**. Dallas, EUA, 2024. 45 p. Disponível em: <<https://www.ti.com/lit/ds/symlink/tmux6211.pdf>>. Acesso em: 15 jul. 2024.